

Микропроцессор BE-M1000

Предварительное краткое описание (Preliminary Datasheet)

Документ: BE-M1-DS-Rus#1203

1 Общие сведения

Микропроцессор BE-M1000 представляет собой *систему на кристалле (СнК)* широкого назначения для применения в персональных компьютерах, микросерверах, мультимедийном оборудовании, сетевых коммуникациях, в объектах промышленной автоматизации, управления и инженерной инфраструктуры и сочетает высокую производительность и низкое энергопотребление.

Микропроцессор имеет восемь ядер Arm[®] Cortex™-A57 с рабочей частотой 1,5 ГГц и оснащён когерентной кэш памятью L1, L2, и L3 уровня.

Видеоподсистема включает два видеоконтроллера (LVDS и HDMI) и 4K видео декодер. Графический сопроцессор Arm[®] Mali™-T628 имеет восемь графических ядер.

СнК содержит два контроллера памяти DDR3/4 и широкий набор периферийных интерфейсов: PCIe Gen3, 10 Gb Ethernet, 1 Gb Ethernet, USB 3.0, USB 2.0, SATA 6G, eMMC/SD, I²S, SPI, UART, I²C, GPIO, и т.п.

СнК поддерживает технологию безопасности Arm[®] TrustZone[®] и обладает возможностями построения доверенных систем.

1	ОБЩИЕ СВЕДЕНИЯ	1
1.1	ОСНОВНЫЕ ХАРАКТЕРИСТИКИ	2
1.2	БЛОК-СХЕМА	3
2	СОСТАВ МИКРОПРОЦЕССОРА.....	4
2.1	ПРОЦЕССОРНЫЙ МОДУЛЬ НА БАЗЕ ARM CORTEX-A57..	4
2.2	УПРАВЛЕНИЕ ПАМЯТЬЮ.....	4
2.3	КЭШ-СВЯЗНАЯ СЕТЬ.....	5
2.4	МОДУЛЬ УПРАВЛЕНИЯ СИСТЕМОЙ	6
2.5	ВЫСОКОСКОРОСТНЫЕ ИНТЕРФЕЙСЫ	6
2.6	НИЗКОСКОРОСТНЫЕ ИНТЕРФЕЙСЫ	8
2.7	АУДИО И ВИДЕО	10
2.8	МОНИТОРИНГ И ОТЛАДКА СИСТЕМЫ	12
3	ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ	13
3.1	ПАРАМЕТРЫ ЭЛЕКТРОПИТАНИЯ	13
3.2	ВНЕШНЕЕ ТАКТИРОВАНИЕ	14
4	ПОРЯДОК ВКЛЮЧЕНИЯ/ВЫКЛЮЧЕНИЯ МИКРОПРОЦЕССОРА.....	21
4.1	ПОРЯДОК ВКЛЮЧЕНИЯ МИКРОПРОЦЕССОРА	21
4.2	ПОРЯДОК ВЫКЛЮЧЕНИЯ МИКРОПРОЦЕССОРА.....	21
5	ОПИСАНИЕ ВНЕШНИХ КОНТАКТОВ	22
5.1	СПИСОК КОНТАКТОВ	22
5.2	КАРТА КОНТАКТОВ КОРПУСА.....	77
6	КОРПУС МИКРОПРОЦЕССОРА	84
6.1	КОРПУС FCBGA-1521	84
6.2	ПАЙКА МИКРОСХЕМЫ НА ПЛАТУ	86
7	ИНФОРМАЦИЯ ДЛЯ ЗАКАЗА.....	87
	КОНТАКТНАЯ ИНФОРМАЦИЯ	88
	ИСТОРИЯ ИЗМЕНЕНИЙ	89

1.1 Основные характеристики

Таблица 1-1 Основные характеристики микропроцессора

Наименование	Описание
Процессорный модуль на базе архитектуры Armv8-A	Восемь ядер Arm Cortex-A57 с частотой 1,5 ГГц Четыре кластера (по 2 ядра и 1 МБ L2 кэш в каждом кластере)
Графический модуль	Графический процессор Arm Mali-T628 GPU с 8 ядрами (два четырёхъядерных кластера) с частотой 500 МГц В каждом кластере кэш уровня L2 128 КБ
Кэш уровня L3	Системная шина имеет когерентный кэш уровня L3 8 МБ
Интерфейсы внешней памяти	Два интерфейса 64-bit DRAM с поддержкой DDR4-2400/DDR3-1600 и корректирующих кодов
Высокоскоростные интерфейсы	Три интерфейса <i>PCI Express (PCIe)</i> Gen3: PCIe x8 и два PCIe x4
	Два интерфейса USB 3.0/2.0 и четыре интерфейса USB 2.0
	Два интерфейса SATA 6G
	Два интерфейса 10 Gb Ethernet (10GBASE-KX4, 10GBASE-KR)
	Два контроллера 1 Gb Ethernet RGMII
	Контроллер сменных накопителей (eMMC/SD/SDIO)
Низкоскоростные интерфейсы	Четыре периферийных таймера
	GPIO*32
	Два контроллера UART
	Последовательный периферийный интерфейс SPI
	Расширенный последовательный интерфейс eSPI
	Два контроллера I ² C
Два контроллера SMBus	
Мультимедиа	Видеоконтроллер с интерфейсом LVDS
	Видеоконтроллер с интерфейсом HDMI 2.0
	4K видео декодер
	Интерфейс I ² S
Безопасность	Архитектура Arm TrustZone
	Два TrustZone контроллера
	Защищённая загрузка
Мониторинг и отладка системы	Пять PVT контроллеров
	Система отладки и трассировки Arm [®] CoreSight™
Корпус	FCBGA-1521, 40x40 мм, 1521 контакт, шаг контактов 1 мм
Потребляемая энергия	Не более 28.5 Вт
Технология	КМОП, 28 нм

1.2 Блок-схема

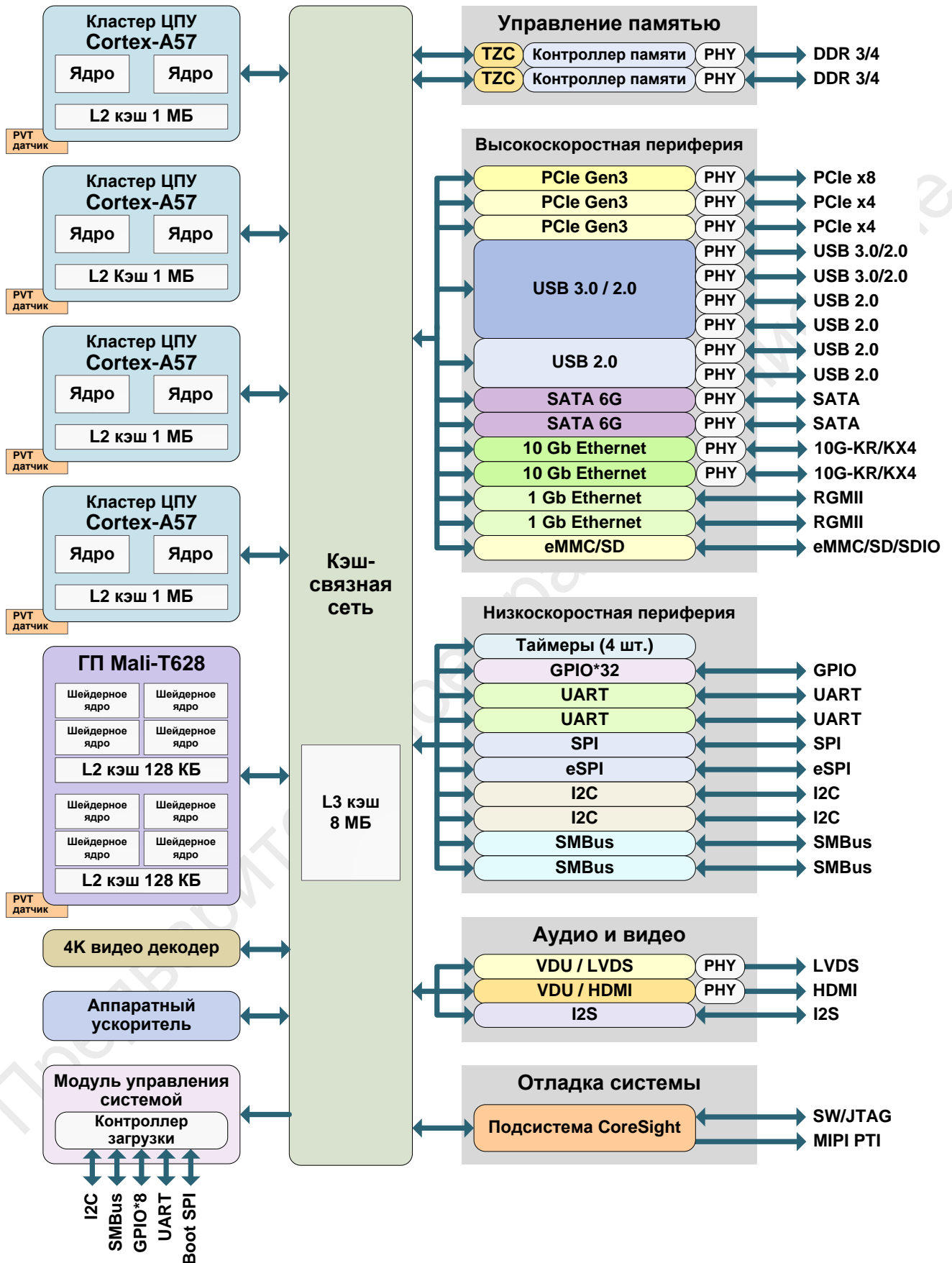


Рис. 1-1 Блок-схема

2 Состав микропроцессора

2.1 Процессорный модуль на базе Arm Cortex-A57

СНК имеет 4 двухъядерных процессорных кластера Arm Cortex-A57 (всего 8 ядер).

Кластер Arm Cortex-A57 основан на архитектуре Armv8-A и представляет собой высокопроизводительное устройство с низким энергопотреблением.

Каждый кластер включает 2 ядра с рабочей частотой 1,5 ГГц и оснащён L2 кэш памятью 1 МБ.

Каждое ядро имеет 48 КБ L1 кэш команд и 32 КБ L1 кэш данных.

Процессорные ядра Arm Cortex-A57 могут работать в защищённом и незащищённом режимах в соответствии с технологией Arm TrustZone.

2.2 Управление памятью

2.2.1 Подсистемы памяти DDR3/4

Каждая подсистема контроля памяти DDR обладает следующими возможностями:

- Поддержка до 2 каналов памяти;
- Поддержка до 64 ГБ физической памяти;
- Поддержка до 4 ранков памяти на один канал;
- Интегрированный интерфейс PHY;
- DDR3-1600, 64/32 разряда;
- DDR4-2400, 64/32 разряда;
- Коды с коррекцией однократных ошибок и обнаружением двойных ошибок;
- Поддержка режима соотношения частот 1:2;
- Поддержка стандартов DDR4U и DDR4L;
- Поддержка стандартов UDIMM и RDIMM;
- Архитектура с малой площадью и низким энергопотреблением;
- Программируемая поддержка тайминга команд памяти 1T/2T;
- Программно управляемая приоритизация;
- Автоматическая поддержка режима низкого энергопотребления DDR3/4

Подсистема управления памятью объединена с контроллерами Arm TrustZone для обеспечения работы доверенных систем.

2.2.2 Контроллеры защищённого режима Arm TrustZone

Технология Arm TrustZone позволяет разделить исполняемый код, память и периферию на два домена – доверенный и недоверенный.

СНК содержит два контроллера *trust zone controller (TZC)*. Контроллеры TZC включены на пути к соответствующим DDR контроллерам для фильтрации адресов доверенной и недоверенной зон в соответствии с технологией Arm TrustZone.

Для обеспечения защиты диапазонов адресов, предназначенных для приложений, TZC состоит управляющей и фильтрующей частей.

Управляющая часть TZC содержит программируемые регистры для конфигурирования таблицы правил, задающих ограничения доступа для 8 неразрывных регионов памяти путём указания доступности региона в защищённом или незащищённом режиме.

Все обращения к памяти, поступающие на контроллер, проходят через фильтр, определяющий доступность адреса в зависимости от его статуса защищённый-незащищённый. Кроме того, в незащищённом режиме доступ может быть ограничен в зависимости от модуля - источника транзакции.

2.2.3 Контроллер прямого доступа к памяти для низкоскоростной периферии

Контроллер прямого доступа к памяти для низкоскоростной периферии (DMA LSP) реализует возможность прямой передачи данных без использования ЦПУ между памятью и низкоскоростным устройством.

Контроллер помогает достигнуть максимальной производительности системы путём уменьшения загрузки процессорных ядер.

DMA LSP может работать только в небезопасном режиме и имеет следующие основные характеристики:

- Интерфейс установления связи с двумя контроллерами UART, SPI и двумя контроллерами I²C;
- 8 каналов, объединённых в пары для источника и получателя;
- Однонаправленные каналы – данные передаются только в одном направлении;
- Многоблочные пересылки;
- Один FIFO буфер для каждой пары источник-получатель;
- Автоматическая упаковка и распаковка данных для соответствия разрядности FIFO

2.2.4 DMA контроллер для передач между блоками памяти

DMA контроллер для передач между блоками памяти (MEM2MEM) предоставляет возможность прямой передачи данных между блоками памяти без использования ЦПУ.

Контроллер реализует технологию безопасности TrustZone с одним интерфейсом APB, работающим в безопасном режиме и другим, работающим в небезопасном режиме. Наличие двух APB интерфейсов позволяет разделить действия DMA контроллера на работу в безопасном и небезопасном состояниях.

2.2.5 Аппаратный ускоритель

Аппаратный ускоритель (HWA) предназначен для повышения производительности вычислений. Ускоритель состоит из аппаратных модулей, реализующих специальные алгоритмы обработки данных.

2.3 Кэш-связная сеть

Сеть организована на основе Arm[®] CoreLink™ CCN-504. Она обеспечивает взаимосвязь основных подсистем СнК и управляет использованием кэш памяти уровня L3 для этих подсистем.

Высокопроизводительный распределённый системный кэш ёмкостью 8 МБ включает интегрированные сегменты PoS (point-of-serialization) и PoC (point-of-coherency), а также может быть использован для кэширования при вычислениях и вводе-выводе.

Кэш-связная сеть имеет следующие характеристики:

- Топология с двойным симплексным соединением по кольцевой шине;
- Один 128-разрядный симплексный канал данных;
- Broadcast snoop channel;
- Передача DVM (distributed virtual memory) сообщений;
- Управление приоритетом обслуживания;

- Мониторинг событий, связанных с функционированием;
- Сбор сигналов об ошибках с использованием шины ошибок, с единой точкой координации прерываний в случае ошибок;
- Раздельная память для безопасных и небезопасных транзакций

2.4 Модуль управления системой

Модуль используется для управления всеми подсистемами СнК.

В его состав входят следующие блоки:

- Процессор управления системой (SCP), выполняющий вспомогательные функции:
 - запуск микропроцессора;
 - начальное конфигурирование всех модулей СнК;
 - надзор за состоянием СнК путём опроса встроенных PVT датчиков
- Контроллер загрузки, имеющий набор выделенных интерфейсов (SPI, I²C, SMBus, UART и GPIO*8), недоступных для ядер Cortex[®]-A57, для считывания загружаемого кода;
- Блок управления тактированием, предназначенный для формирования тактовых частот и сигналов сброса для различных модулей и подсистем СнК

2.5 Высокоскоростные интерфейсы

2.5.1 Подсистема PCIe Gen 3.0

СнК имеет три подсистемы PCIe Gen 3.0: два PCIe x4 и один PCIe x8.

Каждая подсистема PCIe имеет головной коммутатор (Root Complex controller), соответствующий **PCI Express Base Specification 3.0**.

Каждая подсистема PCIe обладает следующими возможностями:

- Интегрированный интерфейс PHY;
- Скорость до 8.0 ГТ/с (~1.0 ГБ/с) на каждую линию (lane);
- Управление энергопотреблением в зависимости от активности PCIe (ASPM);
- Усовершенствованная обработка ошибок PCIe (AER);
- Внутренний блок трансляции адреса;
- Встроенный многоканальный контроллер прямого доступа к памяти (DMA контроллер);
- Автоматическое реверсирование полос;
- Генерация и проверка контрольных сумм (ECRC);
- Максимальный размер пакета данных:
 - 256 байт для PCIe x4;
 - 512 байт для PCIe x8
- 1 виртуальный канал для PCIe x4, два виртуальных канала для PCIe x8

Каждая подсистема может работать в безопасном и небезопасном режиме.

2.5.2 Модуль USB 3.0/2.0

СнК имеет два интерфейса USB 3.0 и два интерфейса USB 2.0 с интегрированными интерфейсами PHY.

Контроллер USB 3.0/2.0 совместим со спецификацией xHCI корпорации Intel. Он оптимизирован для сверхскоростных приложений и систем и поддерживает следующие типы устройств:

- Super-Speed через интерфейс USB 3.0 (4 Гб/с на входе и выходе);
- High-Speed, Full-Speed и Low-Speed через любой интерфейс

Контроллер имеет несколько шинных интерфейсов для поддержки одновременных обменов через каждый порт USB 3.0/2.0. Поэтому в текущей конфигурации (четыре шины для двух SS портов и двух HS портов), контроллер имеет пропускную способность 9.92 Гб/с (2*4 Гб/с + 2*480 Мб/с по входам и 2*4 Гб/с + 2*480 Мб/с по выходам).

USB 3.0/2.0 может работать в безопасном и небезопасном режиме.

2.5.3 Модуль USB 2.0

СнК содержит два интерфейса USB 2.0 с интегрированными интерфейсами PHY.

Контроллер USB 2.0 совместим со спецификацией xHCI корпорации Intel. Он оптимизирован для приложений и систем с широкой полосой пропускания и поддерживает следующие типы устройств:

- High-Speed (480 Мб/с);
- Full-Speed (12 Мб/с);
- Low-Speed (1.5 Мб/с)

USB 2.0 может работать в безопасном и небезопасном режиме.

2.5.4 Подсистема SATA 6G

СнК содержит два идентичных подсистемы SATA, каждая из которых обеспечивает работу однопортового интерфейса.

Каждая SATA поддерживает следующие возможности:

- Интегрированный интерфейс PHY;
- Скорость 6 Гб/с;
- eSATA (внешняя аналоговая логика требует поддержки eSATA);
- Соответствие спецификациям Serial ATA 3.2 и AHCI Revision 1.3;
- Перекодирование 8б/10б;
- Кодирование с коррекцией ошибок;
- Управление энергопотреблением, включая автоматический переход между режимами ожидания и спячки;
- Встроенные средства самотестирования BIST по кольцевому каналу;
- Внутренний DMA контроллер для каждого порта

Каждая подсистема может работать в безопасном и небезопасном режиме.

2.5.5 10 Gb Ethernet

СнК имеет два идентичных интерфейса *10 Gb Ethernet media access controller (XGMAC)* с интегрированными интерфейсами физического уровня XPCS и 10 Gb Ethernet PHY. XGMAC позволяет передавать и принимать данные по Ethernet в соответствии со стандартом IEEE 802.3-2008 для двух типов 10 Гб портов 10GBASE-KX4 и 10GBASE-KR.

Каждый XGMAC поддерживает следующие возможности:

- Полнодуплексная работа на 10 Гб/с;
- Полное соответствие с Clause 71 (10GBASE-KX4) и Clause 72 (10GBASE-KR) стандарта IEEE 802.3-2008;

- Полное соответствие с Clause 78 (EEE) стандарта IEEE 802.3az для 10 Гб/с;
- Программируемая длина кадра с поддержкой от стандартных до “jumbo” (до 16 КБ) Ethernet кадров;
- Поддержка помеченных кадров VLAN-tagged в соответствии со стандартом IEEE 802.1Q

Каждая подсистема может работать в безопасном и небезопасном режиме.

2.5.6 1 Gb Ethernet

СнК имеет два идентичных однопортовых контроллера *1 Gigabit media access controllers (GMAC)*. Каждый контроллер позволяет передавать и принимать данные по Ethernet в соответствии со стандартом IEEE 802.3-2008.

Каждый GMAC имеет следующие возможности:

- Скорость обмена данными 10, 100, и 1000 Мб/с с интерфейсом RGMII для связи с внешними гигабитными PHY интерфейсами;
- Работа в полнодуплексном режиме;
- Работа в полудуплексном режиме;
- Встроенный DMA контроллер с независимыми каналами приёма и передачи

Каждый контроллер может работать в безопасном и небезопасном режиме.

2.5.7 Контроллер карт памяти (eMMC/SD)

eMMC/SD контроллер обеспечивает связь с картами памяти мобильных/портативных устройств в соответствии со спецификациями SD UHS-I и eMMC.

Контроллер поддерживает следующие возможности:

- Поддержка протокола цифровых интерфейсов SD memory и SD input/output (SDIO) и соответствие спецификации SD HCI;
- Поддержка протоколов eMMC, включая eMMC 5.1;
- Поддержка режимов до SD-HCI Host version 4;
- Встроенный DMA контроллер;
- Программная настройка в режимах SD UHS-I и eMMC

2.6 Низкоскоростные интерфейсы

2.6.1 Программируемые периферийные таймеры

Модуль содержит четыре независимых периферийных таймера. Каждый таймер представляет собой 32-разрядный программируемый таймер, поддерживающий режимы “free-running” (безостановочный повторный счёт в пределах разрядности) и “user-defined count”.

В режиме “user-defined count” таймер считает вниз от запрограммированного значения и генерирует прерывание по достижении нуля. Прерывание от таймера доступно даже при остановленном тактировании системной шины.

2.6.2 Контроллер GPIO*32

Контроллер GPIO предоставляет 32-разрядный программируемый интерфейс для связи с внешними устройствами. Контакты GPIO могут использоваться как входы или выходы. Контроллер управляет направлением передачи данных, подаёт на контакты выходные данные, а также считывает входные данные с использованием отображаемых в память регистров.

Контроллер имеет один порт с 32 индивидуально управляемыми сигналами.

2.6.3 Интерфейс UART

СнК имеет два интерфейса UART для низкоскоростной периферии.

UART представляет собой программируемый интерфейс для последовательной связи с периферийными устройствами и внешними носителями данных.

Каждый UART обеспечивает низкоскоростным периферийным устройствам доступ к DMA контроллеру, который может управлять незащищённой передачей данных между UART и памятью.

Данные записываются в UART Master-устройством (процессором приложений или DMA контроллером), преобразуются в последовательную форму и передаются в назначенное устройство-получатель. UART также принимает последовательные данные и накапливает их для считывания Master-устройством.

UART содержит регистры, которые управляют:

- разрядностью символов;
- скоростью передачи, до 1,5 Мбод;
- выставлением и проверкой признаков чётности;
- выставлением прерываний

2.6.4 Интерфейс SPI

SPI представляет собой полнодуплексный Master или Slave-синхронный последовательный интерфейс, используемый для связи на коротких расстояниях.

SPI обеспечивает низкоскоростным периферийным устройствам доступ к DMA контроллеру, который может управлять незащищённой передачей данных между SPI и памятью.

Master-устройство (процессор приложений или DMA контроллер) имеет доступ к данным, управлению и информации о статусе SPI контроллера через APB интерфейс.

Контроллер SPI действует как последовательное Master-устройство. Он может подключаться к последовательным периферийным Slave-устройствам через интерфейс Motorola SPI.

2.6.5 Интерфейс eSPI

eSPI представляет собой синхронный последовательный интерфейс, используемый для связи на коротких расстояниях.

eSPI устройства осуществляют связь в полнодуплексном режиме с использованием Master-Slave архитектуры с одним Master-устройством.

Master-устройство создаёт кадр для чтения и записи. Индивидуальные связи для выбора Slave-устройств позволяют обеспечивать работу со множеством Slave-устройств.

Интерфейс имеет следующие параметры:

- до 8 Slave-устройств;
- максимальная полоса пропускания для передачи данных 4x 50 МГц

2.6.6 Контроллер I²C

Контроллер I²C представляет собой программируемый последовательный интерфейс, который обеспечивает поддержку линий связи между устройствами, подключёнными к шине.

СнК имеет два идентичных I²C контроллера общего назначения.

Каждый I²C имеет следующие характеристики:

- Три скорости:
 - стандартный режим (до 100 Кб/с);

- быстрый режим (до 400 Кб/с) или быстрый плюс (до 1000 Кб/с);
- высокоскоростной режим (до 3.4 Мб/с)
- Действие в качестве Master- или Slave-устройства;
- 7- или 10-разрядную адресацию;
- Передачу в комбинированном 7- или 10-разрядном формате

Каждый I²C имеет интерфейс подтверждений с DMA контроллером низкоскоростной периферии, который может управлять незащищённой передачей данных между I²C и памятью.

2.6.7 Контроллер SMBus

СнК имеет два SMBus контроллера.

SMBus является двухпроводным двунаправленным интерфейсом, по которому многие I²C устройства могут обмениваться информацией.

Сообщения идут к устройствам и от них, вместо прохождения по отдельным управляющим линиям.

2.7 Аудио и видео

2.7.1 Графический модуль на основе Arm Mali™-T628 GPU

Модуль обеспечивает полную платформу ускорения обработки графических данных на основе открытых стандартов. Поддерживает 2D графику, 3D графику и вычисления общего назначения на графических процессорах.

Графический процессор имеет следующие характеристики:

- Два кластера;
- 4 графических ядра с частотой 500 МГц в каждом из кластеров;
- 128 КБ кэш уровня L2 в каждом кластере;
- Плавное выравнивание загрузки активных ядер;
- Поддержка сжатых форматов ETC2, EAC1, ETC2-EAC;
- Поддержка следующих программных интерфейсов:
 - OpenGL ES 1.1, 2.0, 3.0, 3.1;
 - OpenCL 1.1;
 - RenderScript
- Сглаживание (устранения «зубчатости») (4xFSAA, 16xFSAA) с минимальным снижением производительности;
- Адаптивное, масштабируемое сжатие текстур;
- Аппаратная реализация операций с 64-разрядными скалярными и векторными, целыми и действительными типами данных – основа для ускорения сложных и вычислительно-ёмких алгоритмов

Графический модуль может работать в безопасном и небезопасном режиме.

2.7.2 4K видео декодер

Декодер используется для декодирования потоков видеоданных в следующих форматах:

- H.265 (HEVC): до 4096x2304 на частоте 30 кадров/с;
- H.264, MPEG4, MPEG2, VP8, VP6, VC1, AVS, RealVideo и JPEG: до 1080p на частоте 60 кадров/с

Декодер загружает кодированные видеоданные из памяти системы, декодирует их и помещает готовую к визуализации информацию в кадровый буфер блока управления дисплеем (VDU).

Может работать в безопасном и небезопасном режиме.

2.7.3 Модуль управления дисплеем с выходным интерфейсом LVDS

Модуль управления дисплеем VDU представляет собой контроллер дисплея общего назначения, используемый для управления разнообразными дисплеями в широком диапазоне размеров и возможностей.

Модуль обладает следующими характеристиками:

- Широкий диапазон поддерживаемых разрешений LCD панелей (до 4K);
- Глубина цвета до 24 бит;
- Четырёхканальный низковольтный дифференциальный интерфейс LVDS;
- Встроенный DMA контроллер;
- Программируемые временные параметры вертикальной и горизонтальной развёртки;
- Два наложенных окна в дополнение к основному экрану

2.7.4 Модуль управления дисплеем HDMI

Модуль управления дисплеем VDU интерфейсом физического уровня HDMI PHY обеспечивает передачу видео и аудио данных на внешние HDMI-совместимые устройства: компьютерный дисплей, видеопроектор, цифровой телевизор или цифровые аудио устройства.

Модуль обладает следующими характеристиками:

- Характеристики VDU:
 - Широкий диапазон поддерживаемых разрешений LCD панелей (до 2560x1440);
 - Глубина цвета до 24 бит;
 - Встроенный DMA контроллер;
 - Программируемые временные параметры вертикальной и горизонтальной развёртки;
 - 2 наложенных окна в дополнение к основному экрану
- Три TDMS канала данных с пропускной способностью каждого 6 Гб/с;
- Максимальная общая пропускная способность 18 Гб/с (3 канала по 6 Гб/с);
- Характеристики в соответствии со спецификацией HDMI 2.0:
 - все видеоформаты CEA-861-F;
 - динамический диапазон;
 - поддержка вспомогательного кадра dynamic range and mastering infoframe (DRM)
- Встроенный DMA контроллер для аудио;
- Полоса пропускания аудиоданных до 24,676 Мб/с

Контроллер может работать в безопасном и небезопасном режиме.

2.7.5 Контроллер звуковой шины I²S

Контроллер звуковой шины I²S представляет собой программируемый модуль, используемый для последовательной связи с периферийными устройствами.

Контроллер предназначен для использования в системах, обрабатывающих цифровые аудиосигналы:

- АЦП и ЦАП преобразователи;
- Цифровые сигнальные процессоры;

- Корректоры ошибок для компактных дисков и цифровой записи;
- Цифровые фильтры;
- Цифровые входные/выходные интерфейсы

2.8 Мониторинг и отладка системы

2.8.1 PVT контроллеры

Мониторинг напряжений, температур и вариативности параметров процесса предназначен для корректировки рабочих напряжений и частот.

СнК содержит пять идентичных блоков *Process, Voltage and Temperature (PVT)* контроллеров в каждом процессорном кластере Cortex-A57 и в графическом модуле Mali.

Каждый из PVT блоков выполняет следующие функции:

- Готовность результатов измерений определяется путём опроса регистра данных или прослушивания прерываний;
- Программируемые верхние и нижние пороговые значения измеряемых PVT параметров для выставления прерываний;
- Программируемый таймаут повторного измерения PVT параметров

2.8.2 Подсистема отладки CoreSight

Подсистема отладки предоставляет стандартную реализацию интерфейса Arm Debug Interface для работы с отладочными инструментами:

- Serial Wire or JTAG Debug Port;
- Trace Port Interface

Подсистема поддерживает следующие методы отладки СнК:

- «Внешняя» отладка – обычная отладка через интерфейс SW/JTAG;
- «Самоисполняемая» отладка – обычная отладка на работающем процессоре с использованием отладочного монитора, размещённого в памяти;
- Протоколирование аппаратных и программных событий, которое записывается в память, а также выдаётся на внешнюю отладочную систему через трассировочный порт parallel trace interface (MIPI PTI)

Подсистема может работать в безопасном и небезопасном режиме.

3 Электрические характеристики

Примечание: Приведены предварительные значения электрических характеристик, которые могут быть подвергнуты изменениям

3.1 Параметры электропитания

Микросхема получает питание с печатной платы от шести независимых источников с использованием общего контакта земли. Следующая таблица содержит информацию о подключении питания, используемых контактах, напряжениях и потребляемой мощности.

Таблица 3-1 Параметры электропитания

Тип питания	Контакты корпуса	Напряжение, В	Максимальная мощность, Вт
Питание ядер	VDD		
Питание 0.95 В	VDD_HDMI_09 VDD_USB2_09 VDD_USB3_0_09 VDD_USB3_1_09 VDD_USB3TX_0_09 VDD_USB3TX_1_09 VDD_USB3_VP_0_09 VDD_USB3_VP_1_09 VDD_PCIE4_0_09 VDD_PCIE4_1_09 VDD_PCIE8_09 VDD_SATA_09 VDD_SATATX_09 VDD_XG0_09 VDD_XG1_09	0.95 ± 5 %	23
Питание схем ФАПЧ (PLL)	VDDPLL_0_09 VDDPLL_1_09 VDDPLL_2_09 VDDPLL_3_09 VDDPLL_HDMI_09	0.9 ± 10 %	0.17
Питание контроллеров памяти	VDDQ_DDR0 VDDQ_DDR1	DDR3: 1.5 ± 5 % DDR4: 1.2 ± 5 %	3.0
Питание 1.5 В	VDD_PCIE4_0_15 VDD_PCIE4_1_15 VDD_PCIE8_15 VDD_XG0_15 VDD_XG1_15	1.5 ± 5 %	1.0

Таблица 3-1 Параметры электропитания (продолжение)

Тип питания	Контакты корпуса	Напряжение, В	Максимальная мощность, Вт
Питание 1.8 В	VDD_DDR0_PLL VDD_DDR1_PLL VDD_HDMI_18 VDD_PVT_18 VDD_SATA_18 VDD_USB2_18 VDDIO	1.8 ± 10 %	0.6
Питание 3.3 В	VDD_SD_33 VDD_USB2_0_33 VDD_USB2_1_33 VDD_USB2_2_33 VDD_USB2_3_33 VDD_USB3_33	3.3 -6.9% +4.8%	0.7
Земля	VSS	-	-
Всего			~28.47 Вт

3.2 Внешнее тактирование

3.2.1 Тактовые сигналы

Таблица 3-2 Тактовые сигналы

Тактовый сигнал	Контакты корпуса	Частота	Примечания
Основная тактовая частота	CLK25M	25 МГц	-
Тактовая частота XGbE PHY	XG0_REF_CLKN XG0_REF_CLKP XG1_REF_CLKN XG1_REF_CLKP	156.25 МГц	Дифф. пара
Тактовая частота PCIe PHY	PCIE4_0_REF_CLKN PCIE4_0_REF_CLKP PCIE4_1_REF_CLKN PCIE4_1_REF_CLKP PCIE8_REF_CLKN PCIE8_REF_CLKP	100 МГц	Дифф. пара
Тактовая частота SATA PHY	SATA_REFCLKP SATA_REFCLKM	100 МГц	Дифф. пара

Таблица 3-2 Тактовые сигналы (продолжение)

Тактовый сигнал	Контакты корпуса	Частота	Примечания
Дополнительный вход тактовой частоты USB3 PHY	USB3_0_REFCLKN USB3_0_REFCLKP USB3_1_REFCLKN USB3_1_REFCLKP	100 МГц (номинальное значение)	Дифф. пара
USB2 PHY: XI – вход пьезогенератора, XO – вход пьезогенератора или вход тактовой частоты печатной платы	USB2_0_XI USB2_0_XO USB2_1_XI USB2_1_XO USB2_2_XI USB2_2_XO USB2_3_XI USB2_3_XO	50 МГц	
Опорная частота PLL HDMI	HDMI_PLL_27M	27 МГц	
Опорная частота PLL LVDS	LVDS_PLL_27M	27 МГц	

Примечание:

- 1 Если какой-либо тактовый сигнал не используется, то его контакт необходимо заземлить;
- 2 Тактовые сигналы подключаются по мере необходимости

3.2.2 Требования к тактовым частотам

3.2.2.1 Тактовая частота CLK25M

Table 3-3 Требования к тактовой частоте CLK25M

Параметр	Мин.	Ном.	Макс.	Ед. изм.
Тактовая частота		25		МГц
Нестабильность тактовой частоты	-50		50	%
Джиттер тактовой частоты (среднеквадратичное значение)		10		пс
Джиттер тактовой частоты от такта к такту		6		пс
Время запуска		1.5	3.0	мс
Время отключения		20	100	нс
Значение силы тока в режиме ожидания			15	мкА

3.2.2.2 Тактовая частота SATA PHY

Таблица 3-4 Требования к тактовой частоте SATA PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота		100		МГц	

Таблица 3-4 Требования к тактовой частоте SATA PHY (продолжение)

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Нестабильность тактовой частоты	-0.035		0.035	%	
Джиттер тактовой частоты (среднеквадратичное значение)			3	пс	Проинтегрировано от 1,5 МГц до половины частоты дискретизации (до частоты Найквиста)
Джиттер тактовой частоты от такта к такту			150	пс	Проинтегрировано по всем частотам
Скважность	40		60	%	
Уровень однофазного входного сигнала	0		vp	В	Дифференциальные входы
Размах дифференциального входного сигнала	0.3			В (полная амплитуда)	Дифференциальные входы
Напряжение логического нуля на однофазном входе	-0.3		0.3	В	При использовании однофазного входа
Напряжение логической единицы на однофазном входе	vp-0.3		vp+0.3	В	При использовании однофазного входа
Крутизна входного фронта	0.6			В/нс	
Расфазировка (skew) тактовой частоты			±200	пс	

3.2.2.3 Тактовая частота XGbE PHY

PHY использует дифференциальный источник тактовой частоты. Источник может управляться от внешних контактных площадок либо от внутренних контактов. Выбранная тактовая частота должна соответствовать специальным требованиям к размаху сигнала и джиттеру. В следующей таблице приведены требования к тактовой частоте, подаваемой на PHY.

Таблица 3-5 Требования к тактовой частоте XGbE PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота		156.25		МГц	
Нестабильность тактовой частоты	-0.01		0.01	%	
Размах дифференциального входного сигнала	300		1890	мВ (полная амплитуда)	
Скважность	40		60	%	
Крутизна входного фронта	0.6			В/нс	

Таблица 3-5 Требования к тактовой частоте XGbE PHY (продолжение)

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Развязка					Развязка по переменному току
Допустимый джиттер для 10GBASE-KR и более низких частот			2.25	пс (среднеквадратичное значение)	Проинтегрировано от 12 кГц до 20 МГц
Допустимый джиттер для 10GBASE-KX4			3.6	пс (среднеквадратичное значение)	Проинтегрировано от 12 кГц до 20 МГц
Джиттер периода (от пика до пика) тактовой частоты			20	пс	Джиттер периода, за 10000 измерений
Фазовый джиттер			2	пс	Проинтегрировано от 1,5 МГц до половины частоты дискретизации (до частоты Найквиста)

3.2.2.4 Тактовая частота PCIe PHY

Таблица 3-6 Требования к тактовой частоте PCIe PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота		100		МГц	
Нестабильность тактовой частоты	-0.03		0.03	%	
Размах дифференциального входного сигнала	300		1890	мВ (полная амплитуда)	
Скважность	40		60	%	
Крутизна входного фронта	0.6			В/нс	
Развязка					Развязка по переменному току

Примечание: 100 МГц – это единственная тактовая частота, соответствующая стандарту PCIe. При использовании тактовой частоты 125 МГц PHY может не соответствовать спецификации PCIe в части полосы частот ФАПЧ, пиковых напряжений и джиттера

3.2.2.5 Тактовая частота USB3 PHY

USB 3.0 PHY предназначен для работы с широким диапазоном входных тактовых частот для поддержки приложений как со стороны хост-системы, так и со стороны подключаемых устройств. В следующей таблице приведены требования к тактовой частоте, подаваемой на USB 3.0 PHY для поддержки работы в режиме SuperSpeed, а также в режиме SuperSpeed и high-speed.

Таблица 3-7 Требования к тактовой частоте USB3 PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота	19.2	100	200	МГц	
Нестабильность тактовой частоты	-0.03		0.03	%	
Джиттер тактовой частоты (среднеквадратичное значение)			3	пс	Проинтегрировано от 1,5 МГц до половины частоты дискретизации (до частоты Найквиста)
Расфазировка (skew) тактовой частоты			200	пс	
Джиттер тактовой частоты от такта к такту			150	пс	Проинтегрировано по всем частотам
Скважность	40		60	%	
Уровень однофазного входного сигнала v_p	0		1.32	V	Дифференциальные входы
Размах дифференциального входного сигнала	0.3			V (полная амплитуда)	Дифференциальные входы
Напряжение логического нуля на однофазном входе	-0.3		0.3	V	При использовании однофазного входа
Напряжение логической единицы на однофазном входе	$v_p-0.3$		v_p	V	При использовании однофазного входа
Крутизна входного фронта	0.6		4	V/нс	
Сопротивление внешнего опорного резистора		200		Ом	Допуск $\pm 1\%$

3.2.2.6 Тактовая частота USB2 PHY

USB2 PHY использует следующие источники тактовой частоты:

- **Пьезогенератор, подключённый к контактам USB2*_XI и USB2*_XO:** пьезогенератор должен иметь нестабильность частоты в пределах $\pm 0.04\%$, пиковый джиттер ± 100 пс и выходное напряжение дифференциального сигнала не менее 500 мВ по отношению к сигналу XI
- **Внешний тактовый сигнал, подключённый к контакту USB2*_XO pin:** тактовый сигнал должен иметь основную частоту 50 МГц, нестабильность $\pm 0.04\%$, пиковый джиттер ± 100 пс, скважность в пределах 40/60 и 60/40 % и размах сигнала 1.8 В

3.2.2.7 Опорная частота HDMI PLL

Таблица 3-8 Требования к опорной частоте HDMI PLL

Параметр	Мин.	Ном.	Макс.	Ед. изм.
Значение частоты		27		МГц
Нестабильность частоты	-0.005		0.005	%
Выходное напряжение		LVC MOS 1.8		В
Сквозность	40		60	%

3.2.2.8 Опорная частота LVDS PLL

Таблица 3-9 Требования к опорной частоте LVDS PLL

Параметр	Мин.	Ном.	Макс.	Ед. изм.
Значение частоты		27		МГц
Нестабильность частоты	-0.005		0.005	%
Выходное напряжение		LVC MOS 1.8		В

Таблица 3-10 Требования к опорной частоте LVDS PLL (продолжение)

Параметр	Мин.	Ном.	Макс.	Ед. изм.
Сквжность	40		60	%

Предварительное краткое описание

4 Порядок включения/выключения микропроцессора

4.1 Порядок включения микропроцессора

1. Для включения микропроцессора следует выполнить следующие действия:
2. Подать сигнал сброса `RESET_N`
3. Подать питание в соответствии с требованиями раздела [Параметры электропитания](#) в следующем порядке:
 - Питание 3.3 В
 - Питание 1.5 В
 - Питание схем ФАПЧ (PLL)
 - Питание контроллеров памяти
 - Питание 1.8 В
 - Питание ядер и питание 0.95 В
4. Подключить все тактовые частоты (`CLK`)
5. Выдержать не менее 16 тактов тактовой частоты
6. Снять сигнал сброса `RESET_N`
7. После снятия сигнала сброса `RESET_N` контроллер загрузки выполняет запуск тактового питания и подачу сигналов сброса для всех подсистем микропроцессора, затем считывает загрузочный код из флэш памяти Boot SPI и запускает его исполнение.

4.2 Порядок выключения микропроцессора

Последовательность выключения питания обратна последовательности включения питания.

5 Описание внешних контактов

5.1 Список контактов

Следующая таблица содержит полный список контактов, включая входы, выходы, питание и землю. Во избежание разночтений данные из системы проектирования приведены в таблице без перевода.

Обозначения типов:

I	Вход (Input)
O	Выход (Output)
IO	Вход/Выход (Input/Output)
A	Аналоговый (Analog)
P	Питание (Power)
G	Земля (Ground)
NC	Не подключен (Not connected)

Таблица 5-1 Список контактов

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1	AG18	ARC_DBG_TF	SCM	O	VDDIO_18	Индикация исключения тройной ошибки
2	AH18	ARC_WDT_RESET	SCM	O	VDDIO_18	Сброс сторожевого таймера
3	AM18	BOOT_ERR	SCM	O	VDDIO_18	Внутренняя ошибка при загрузке данных SRAM
4	A32	CLK24M_OUT	SYSTEM	O	VDDIO_18	Выходная тактовая частота 48 МГц/2
5	AJ16	CLK25M	SYSTEM	I	VDDIO_18	Тактовая частота 25 МГц
6	AG15	CS_CLK	DEBUG	O	VDDIO_18	Тактовый сигнал порта трассировки
7	AG16	CS_CTRL	DEBUG	O	VDDIO_18	Управление портом трассировки
8	AE5	CS_DAT[0]	DEBUG	O	VDDIO_18	Данные порта трассировки
9	AE6	CS_DAT[1]	DEBUG	O	VDDIO_18	Данные порта трассировки
10	AF12	CS_DAT[10]	DEBUG	O	VDDIO_18	Данные порта трассировки
11	AG6	CS_DAT[11]	DEBUG	O	VDDIO_18	Данные порта трассировки
12	AG7	CS_DAT[12]	DEBUG	O	VDDIO_18	Данные порта трассировки
13	AG8	CS_DAT[13]	DEBUG	O	VDDIO_18	Данные порта трассировки
14	AG10	CS_DAT[14]	DEBUG	O	VDDIO_18	Данные порта трассировки
15	AG11	CS_DAT[15]	DEBUG	O	VDDIO_18	Данные порта трассировки
16	AE9	CS_DAT[2]	DEBUG	O	VDDIO_18	Данные порта трассировки
17	AE10	CS_DAT[3]	DEBUG	O	VDDIO_18	Данные порта трассировки
18	AE11	CS_DAT[4]	DEBUG	O	VDDIO_18	Данные порта трассировки

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
19	AF6	CS_DAT[5]	DEBUG	O	VDDIO_18	Данные порта трассировки
20	AF7	CS_DAT[6]	DEBUG	O	VDDIO_18	Данные порта трассировки
21	AF9	CS_DAT[7]	DEBUG	O	VDDIO_18	Данные порта трассировки
22	AF10	CS_DAT[8]	DEBUG	O	VDDIO_18	Данные порта трассировки
23	AF11	CS_DAT[9]	DEBUG	O	VDDIO_18	Данные порта трассировки
24	AE12	CS_SWCLK_TCK	DEBUG	I	VDDIO_18	Последовательный провод и тактовый сигнал TAP
25	AF13	CS_SWDIO_TMS	DEBUG	IO	VDDIO_18	Комбинированный последовательный провод входа/выхода
26	AG13	CS_TDI	DEBUG	I	VDDIO_18	Входные данные JTAG TAP
27	AH17	CS_TDO	DEBUG	O	VDDIO_18	Выходные данные JTAG TAP
28	AG14	CS_TRST_N	DEBUG	I	VDDIO_18	Асинхронный сброс TAP
29	K12	DDR0_A[0]	DDR	O	VDDQ_DDR0	Адрес SDRAM
30	M13	DDR0_A[1]	DDR	O	VDDQ_DDR0	Адрес SDRAM
31	AA9	DDR0_A[10]	DDR	O	VDDQ_DDR0	Адрес SDRAM
32	AC11	DDR0_A[11]	DDR	O	VDDQ_DDR0	Адрес SDRAM
33	Y13	DDR0_A[12]	DDR	O	VDDQ_DDR0	Адрес SDRAM
34	AC12	DDR0_A[13]	DDR	O	VDDQ_DDR0	Адрес SDRAM
35	AA11	DDR0_A[14]	DDR	O	VDDQ_DDR0	Включение записи SDRAM
36	Y10	DDR0_A[15]	DDR	O	VDDQ_DDR0	Выбор адреса столбца SDRAM
37	AB11	DDR0_A[16]	DDR	O	VDDQ_DDR0	Выбор адреса строки SDRAM
38	AA8	DDR0_A[17]	DDR	O	VDDQ_DDR0	Адрес SDRAM
39	J12	DDR0_A[2]	DDR	O	VDDQ_DDR0	Адрес SDRAM
40	T12	DDR0_A[3]	DDR	O	VDDQ_DDR0	Адрес SDRAM
41	L14	DDR0_A[4]	DDR	O	VDDQ_DDR0	Адрес SDRAM
42	AB12	DDR0_A[5]	DDR	O	VDDQ_DDR0	Адрес SDRAM
43	V13	DDR0_A[6]	DDR	O	VDDQ_DDR0	Адрес SDRAM
44	AB10	DDR0_A[7]	DDR	O	VDDQ_DDR0	Адрес SDRAM
45	V11	DDR0_A[8]	DDR	O	VDDQ_DDR0	Адрес SDRAM
46	Y11	DDR0_A[9]	DDR	O	VDDQ_DDR0	Адрес SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
47	H10	DDR0_ACT_N	DDR	O	VDDQ_DDR0	При низком уровне, указывает на команду активировать (открыть строку)
48	U12	DDR0_ALERT_N	DDR	I	VDDQ_DDR0	Циклические проверки с избыточностью SDRAM/ошибка четности
49	U11	DDR0_ATO	DDR	A		Аналоговый тестовый контакт
50	J13	DDR0_BA[0]	DDR	O	VDDQ_DDR0	Адрес банка SDRAM
51	J10	DDR0_BA[1]	DDR	O	VDDQ_DDR0	Адрес банка SDRAM
52	U7	DDR0_BG[0]	DDR	O	VDDQ_DDR0	Группа банка SDRAM
53	M12	DDR0_BG[1]	DDR	O	VDDQ_DDR0	Группа банка SDRAM
54	L9	DDR0_CK[0]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
55	M11	DDR0_CK[1]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
56	N10	DDR0_CK[2]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
57	P11	DDR0_CK[3]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
58	M9	DDR0_CK_N[0]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
59	L11	DDR0_CK_N[1]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
60	P10	DDR0_CK_N[2]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
61	R11	DDR0_CK_N[3]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
62	R12	DDR0_CKE[0]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
63	N13	DDR0_CKE[1]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
64	AB13	DDR0_CKE[2]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
65	W10	DDR0_CKE[3]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
66	L13	DDR0_CS_N[0]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
67	P13	DDR0_CS_N[1]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
68	W9	DDR0_CS_N[2]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
69	U10	DDR0_CS_N[3]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
70	AB8	DDR0_DM[0]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
71	AC4	DDR0_DM[1]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
72	Y7	DDR0_DM[2]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
73	T2	DDR0_DM[3]	DDR	IO	VDDQ_DDR0	Маска SDRAM данных
74	L8	DDR0_DM[4]	DDR	IO	VDDQ_DDR0	Маска SDRAM данных
75	N3	DDR0_DM[5]	DDR	IO	VDDQ_DDR0	Маска SDRAM данных
76	K7	DDR0_DM[6]	DDR	IO	VDDQ_DDR0	Маска SDRAM данных
77	J3	DDR0_DM[7]	DDR	IO	VDDQ_DDR0	Маска SDRAM данных
78	P2	DDR0_DM[8]	DDR	IO	VDDQ_DDR0	Маска SDRAM данных
79	AD5	DDR0_DQ[0]	DDR	IO	VDDQ_DDR0	Данные SDRAM
80	AB7	DDR0_DQ[1]	DDR	IO	VDDQ_DDR0	Данные SDRAM
81	Y3	DDR0_DQ[10]	DDR	IO	VDDQ_DDR0	Данные SDRAM
82	Y4	DDR0_DQ[11]	DDR	IO	VDDQ_DDR0	Данные SDRAM
83	AB1	DDR0_DQ[12]	DDR	IO	VDDQ_DDR0	Данные SDRAM
84	AB2	DDR0_DQ[13]	DDR	IO	VDDQ_DDR0	Данные SDRAM
85	AB3	DDR0_DQ[14]	DDR	IO	VDDQ_DDR0	Данные SDRAM
86	AB4	DDR0_DQ[15]	DDR	IO	VDDQ_DDR0	Данные SDRAM
87	V6	DDR0_DQ[16]	DDR	IO	VDDQ_DDR0	Данные SDRAM
88	V5	DDR0_DQ[17]	DDR	IO	VDDQ_DDR0	Данные SDRAM
89	Y5	DDR0_DQ[18]	DDR	IO	VDDQ_DDR0	Данные SDRAM
90	Y8	DDR0_DQ[19]	DDR	IO	VDDQ_DDR0	Данные SDRAM
91	AB6	DDR0_DQ[2]	DDR	IO	VDDQ_DDR0	Данные SDRAM
92	V7	DDR0_DQ[20]	DDR	IO	VDDQ_DDR0	Данные SDRAM
93	U5	DDR0_DQ[21]	DDR	IO	VDDQ_DDR0	Данные SDRAM
94	W8	DDR0_DQ[22]	DDR	IO	VDDQ_DDR0	Данные SDRAM
95	Y6	DDR0_DQ[23]	DDR	IO	VDDQ_DDR0	Данные SDRAM
96	V3	DDR0_DQ[24]	DDR	IO	VDDQ_DDR0	Данные SDRAM
97	V4	DDR0_DQ[25]	DDR	IO	VDDQ_DDR0	Данные SDRAM
98	T3	DDR0_DQ[26]	DDR	IO	VDDQ_DDR0	Данные SDRAM
99	T1	DDR0_DQ[27]	DDR	IO	VDDQ_DDR0	Данные SDRAM
100	V2	DDR0_DQ[28]	DDR	IO	VDDQ_DDR0	Данные SDRAM
101	W4	DDR0_DQ[29]	DDR	IO	VDDQ_DDR0	Данные SDRAM
102	AB5	DDR0_DQ[3]	DDR	IO	VDDQ_DDR0	Данные SDRAM
103	T4	DDR0_DQ[30]	DDR	IO	VDDQ_DDR0	Данные SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
104	V1	DDR0_DQ[31]	DDR	IO	VDDQ_DDR0	Данные SDRAM
105	L5	DDR0_DQ[32]	DDR	IO	VDDQ_DDR0	Данные SDRAM
106	L6	DDR0_DQ[33]	DDR	IO	VDDQ_DDR0	Данные SDRAM
107	L7	DDR0_DQ[34]	DDR	IO	VDDQ_DDR0	Данные SDRAM
108	M8	DDR0_DQ[35]	DDR	IO	VDDQ_DDR0	Данные SDRAM
109	N5	DDR0_DQ[36]	DDR	IO	VDDQ_DDR0	Данные SDRAM
110	N6	DDR0_DQ[37]	DDR	IO	VDDQ_DDR0	Данные SDRAM
111	N7	DDR0_DQ[38]	DDR	IO	VDDQ_DDR0	Данные SDRAM
112	N8	DDR0_DQ[39]	DDR	IO	VDDQ_DDR0	Данные SDRAM
113	AD7	DDR0_DQ[4]	DDR	IO	VDDQ_DDR0	Данные SDRAM
114	K1	DDR0_DQ[40]	DDR	IO	VDDQ_DDR0	Данные SDRAM
115	K2	DDR0_DQ[41]	DDR	IO	VDDQ_DDR0	Данные SDRAM
116	K3	DDR0_DQ[42]	DDR	IO	VDDQ_DDR0	Данные SDRAM
117	L4	DDR0_DQ[43]	DDR	IO	VDDQ_DDR0	Данные SDRAM
118	M1	DDR0_DQ[44]	DDR	IO	VDDQ_DDR0	Данные SDRAM
119	M2	DDR0_DQ[45]	DDR	IO	VDDQ_DDR0	Данные SDRAM
120	M3	DDR0_DQ[46]	DDR	IO	VDDQ_DDR0	Данные SDRAM
121	N4	DDR0_DQ[47]	DDR	IO	VDDQ_DDR0	Данные SDRAM
122	J5	DDR0_DQ[48]	DDR	IO	VDDQ_DDR0	Данные SDRAM
123	J7	DDR0_DQ[49]	DDR	IO	VDDQ_DDR0	Данные SDRAM
124	AD6	DDR0_DQ[5]	DDR	IO	VDDQ_DDR0	Данные SDRAM
125	J8	DDR0_DQ[50]	DDR	IO	VDDQ_DDR0	Данные SDRAM
126	J6	DDR0_DQ[51]	DDR	IO	VDDQ_DDR0	Данные SDRAM
127	G5	DDR0_DQ[52]	DDR	IO	VDDQ_DDR0	Данные SDRAM
128	G8	DDR0_DQ[53]	DDR	IO	VDDQ_DDR0	Данные SDRAM
129	G6	DDR0_DQ[54]	DDR	IO	VDDQ_DDR0	Данные SDRAM
130	G7	DDR0_DQ[55]	DDR	IO	VDDQ_DDR0	Данные SDRAM
131	F1	DDR0_DQ[56]	DDR	IO	VDDQ_DDR0	Данные SDRAM
132	F2	DDR0_DQ[57]	DDR	IO	VDDQ_DDR0	Данные SDRAM
133	F3	DDR0_DQ[58]	DDR	IO	VDDQ_DDR0	Данные SDRAM
134	G4	DDR0_DQ[59]	DDR	IO	VDDQ_DDR0	Данные SDRAM
135	AD8	DDR0_DQ[6]	DDR	IO	VDDQ_DDR0	Данные SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
136	H1	DDR0_DQ[60]	DDR	IO	VDDQ_DDR0	Данные SDRAM
137	H2	DDR0_DQ[61]	DDR	IO	VDDQ_DDR0	Данные SDRAM
138	H3	DDR0_DQ[62]	DDR	IO	VDDQ_DDR0	Данные SDRAM
139	J4	DDR0_DQ[63]	DDR	IO	VDDQ_DDR0	Данные SDRAM
140	AC8	DDR0_DQ[7]	DDR	IO	VDDQ_DDR0	Данные SDRAM
141	Y1	DDR0_DQ[8]	DDR	IO	VDDQ_DDR0	Данные SDRAM
142	Y2	DDR0_DQ[9]	DDR	IO	VDDQ_DDR0	Данные SDRAM
143	AC6	DDR0_DQS[0]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
144	AA2	DDR0_DQS[1]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
145	W5	DDR0_DQS[2]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
146	U2	DDR0_DQS[3]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
147	M5	DDR0_DQS[4]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
148	L2	DDR0_DQS[5]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
149	H5	DDR0_DQS[6]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
150	G1	DDR0_DQS[7]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
151	P3	DDR0_DQS[8]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
152	AC5	DDR0_DQS_N[0]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
153	AA1	DDR0_DQS_N[1]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
154	W6	DDR0_DQS_N[2]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
155	U1	DDR0_DQS_N[3]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
156	M6	DDR0_DQS_N[4]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
157	L1	DDR0_DQS_N[5]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
158	H6	DDR0_DQS_N[6]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
159	G2	DDR0_DQS_N[7]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
160	R3	DDR0_DQS_N[8]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
161	K10	DDR0.DTO[0]	DDR	O	VDDQ_DDR0	Цифровой тестовый контакт
162	J9	DDR0.DTO[1]	DDR	O	VDDQ_DDR0	Цифровой тестовый контакт
163	T6	DDR0_ECC[0]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
164	R6	DDR0_ECC[1]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
165	P6	DDR0_ECC[2]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
166	R5	DDR0_ECC[3]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
167	P1	DDR0_ECC[4]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
168	R1	DDR0_ECC[5]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
169	R2	DDR0_ECC[6]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
170	T5	DDR0_ECC[7]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
171	K13	DDR0_MIRROR	DDR	O	VDDQ_DDR0	Зеркало SDRAM (дополнительный сигнал DIMM)
172	AA13	DDR0_ODT[0]	DDR	O	VDDQ_DDR0	Сигнал терминирования SDRAM
173	AC9	DDR0_ODT[1]	DDR	O	VDDQ_DDR0	Сигнал терминирования SDRAM
174	V9	DDR0_ODT[2]	DDR	O	VDDQ_DDR0	Сигнал терминирования SDRAM
175	P8	DDR0_ODT[3]	DDR	O	VDDQ_DDR0	Сигнал терминирования SDRAM
176	T10	DDR0_PARITY	DDR	O	VDDQ_DDR0	Четность SDRAM
177	N12	DDR0_QCSEN_N	DDR	O	VDDQ_DDR0	Включение четырехчипового контакта SDRAM (дополнительный сигнал DIMM)
178	J11	DDR0_RAM_RST_N	DDR	O	VDDQ_DDR0	Перезагрузка SDRAM
179	V12	DDR0_VREFI[0]	DDR	A		IO ring VREFI net
180	AB9	DDR0_VREFI[1]	DDR	A		IO ring VREFI net
181	W12	DDR0_VREFI[2]	DDR	A		IO ring VREFI net
182	T7	DDR0_VREFI[3]	DDR	A		IO ring VREFI net
183	R8	DDR0_VREFI[4]	DDR	A		IO ring VREFI net
184	K8	DDR0_VREFI[5]	DDR	A		IO ring VREFI net
185	P14	DDR0_VREFI[6]	DDR	A		IO ring VREFI net
186	L10	DDR0_VREFI[7]	DDR	A		IO ring VREFI net
187	U8	DDR0_VREFI[8]	DDR	A		IO ring VREFI net

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
188	T9	DDR0_VREFI[9]	DDR	A		IO ring VREFI net
189	AC10	DDR0_VREFI_ZQ	DDR	A		IO ring VREFI ZQ net
190	AC13	DDR0_ZQ	DDR	A		Внешний калибровочный резистор
191	AM27	DDR1_A[0]	DDR	O	VDDQ_DDR1	Адрес SDRAM
192	AT22	DDR1_A[1]	DDR	O	VDDQ_DDR1	Адрес SDRAM
193	AL25	DDR1_A[10]	DDR	O	VDDQ_DDR1	Адрес SDRAM
194	AL23	DDR1_A[11]	DDR	O	VDDQ_DDR1	Адрес SDRAM
195	AL32	DDR1_A[12]	DDR	O	VDDQ_DDR1	Адрес SDRAM
196	AM23	DDR1_A[13]	DDR	O	VDDQ_DDR1	Адрес SDRAM
197	AK28	DDR1_A[14]	DDR	O	VDDQ_DDR1	Включение записи SDRAM
198	AN32	DDR1_A[15]	DDR	O	VDDQ_DDR1	Выбор адреса столбца SDRAM
199	AM26	DDR1_A[16]	DDR	O	VDDQ_DDR1	Выбор адреса строки SDRAM
200	AN31	DDR1_A[17]	DDR	O	VDDQ_DDR1	Адрес SDRAM
201	AR22	DDR1_A[2]	DDR	O	VDDQ_DDR1	Адрес SDRAM
202	AM24	DDR1_A[3]	DDR	O	VDDQ_DDR1	Адрес SDRAM
203	AP21	DDR1_A[4]	DDR	O	VDDQ_DDR1	Адрес SDRAM
204	AL22	DDR1_A[5]	DDR	O	VDDQ_DDR1	Адрес SDRAM
205	AM31	DDR1_A[6]	DDR	O	VDDQ_DDR1	Адрес SDRAM
206	AM25	DDR1_A[7]	DDR	O	VDDQ_DDR1	Адрес SDRAM
207	AK31	DDR1_A[8]	DDR	O	VDDQ_DDR1	Адрес SDRAM
208	AL31	DDR1_A[9]	DDR	O	VDDQ_DDR1	Адрес SDRAM
209	AK25	DDR1_ACT_N	DDR	O	VDDQ_DDR1	При низком уровне, указывает на команду активировать (открыть строку)
210	AN29	DDR1_ALERT_N	DDR	I	VDDQ_DDR1	Циклические проверки с избыточностью SDRAM/ошибка четности
211	AM30	DDR1_ATO	DDR	A		Аналоговый тестовый контакт
212	AP24	DDR1_BA[0]	DDR	O	VDDQ_DDR1	Адрес банка SDRAM
213	AK27	DDR1_BA[1]	DDR	O	VDDQ_DDR1	Адрес банка SDRAM
214	AK29	DDR1_BG[0]	DDR	O	VDDQ_DDR1	Группа банка SDRAM
215	AP23	DDR1_BG[1]	DDR	O	VDDQ_DDR1	Группа банка SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
216	AT24	DDR1_CK[0]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
217	AR26	DDR1_CK[1]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
218	AR25	DDR1_CK[2]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
219	AR27	DDR1_CK[3]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
220	AR24	DDR1_CK_N[0]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
221	AT26	DDR1_CK_N[1]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
222	AP25	DDR1_CK_N[2]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
223	AP27	DDR1_CK_N[3]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
224	AU21	DDR1_CKE[0]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
225	AT21	DDR1_CKE[1]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
226	AN28	DDR1_CKE[2]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
227	AK30	DDR1_CKE[3]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
228	AV22	DDR1_CS_N[0]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
229	AW22	DDR1_CS_N[1]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
230	AV21	DDR1_CS_N[2]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
231	AN26	DDR1_CS_N[3]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
232	AW34	DDR1_DM[0]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
233	AW25	DDR1_DM[1]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
234	AV38	DDR1_DM[2]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
235	AV29	DDR1_DM[3]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
236	AN34	DDR1_DM[4]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
237	AN37	DDR1_DM[5]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
238	AJ36	DDR1_DM[6]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
239	AJ37	DDR1_DM[7]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
240	AR32	DDR1_DM[8]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
241	AV32	DDR1_DQ[0]	DDR	IO	VDDQ_DDR1	Данные SDRAM
242	AW32	DDR1_DQ[1]	DDR	IO	VDDQ_DDR1	Данные SDRAM
243	AU25	DDR1_DQ[10]	DDR	IO	VDDQ_DDR1	Данные SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
244	AV25	DDR1_DQ[11]	DDR	IO	VDDQ_DDR1	Данные SDRAM
245	AU23	DDR1_DQ[12]	DDR	IO	VDDQ_DDR1	Данные SDRAM
246	AW23	DDR1_DQ[13]	DDR	IO	VDDQ_DDR1	Данные SDRAM
247	AW24	DDR1_DQ[14]	DDR	IO	VDDQ_DDR1	Данные SDRAM
248	AV23	DDR1_DQ[15]	DDR	IO	VDDQ_DDR1	Данные SDRAM
249	AW36	DDR1_DQ[16]	DDR	IO	VDDQ_DDR1	Данные SDRAM
250	AU36	DDR1_DQ[17]	DDR	IO	VDDQ_DDR1	Данные SDRAM
251	AV36	DDR1_DQ[18]	DDR	IO	VDDQ_DDR1	Данные SDRAM
252	AU38	DDR1_DQ[19]	DDR	IO	VDDQ_DDR1	Данные SDRAM
253	AU32	DDR1_DQ[2]	DDR	IO	VDDQ_DDR1	Данные SDRAM
254	AV39	DDR1_DQ[20]	DDR	IO	VDDQ_DDR1	Данные SDRAM
255	AU39	DDR1_DQ[21]	DDR	IO	VDDQ_DDR1	Данные SDRAM
256	AW39	DDR1_DQ[22]	DDR	IO	VDDQ_DDR1	Данные SDRAM
257	AW37	DDR1_DQ[23]	DDR	IO	VDDQ_DDR1	Данные SDRAM
258	AU27	DDR1_DQ[24]	DDR	IO	VDDQ_DDR1	Данные SDRAM
259	AW27	DDR1_DQ[25]	DDR	IO	VDDQ_DDR1	Данные SDRAM
260	AV27	DDR1_DQ[26]	DDR	IO	VDDQ_DDR1	Данные SDRAM
261	AW28	DDR1_DQ[27]	DDR	IO	VDDQ_DDR1	Данные SDRAM
262	AU29	DDR1_DQ[28]	DDR	IO	VDDQ_DDR1	Данные SDRAM
263	AU30	DDR1_DQ[29]	DDR	IO	VDDQ_DDR1	Данные SDRAM
264	AW33	DDR1_DQ[3]	DDR	IO	VDDQ_DDR1	Данные SDRAM
265	AW30	DDR1_DQ[30]	DDR	IO	VDDQ_DDR1	Данные SDRAM
266	AV30	DDR1_DQ[31]	DDR	IO	VDDQ_DDR1	Данные SDRAM
267	AN35	DDR1_DQ[32]	DDR	IO	VDDQ_DDR1	Данные SDRAM
268	AM35	DDR1_DQ[33]	DDR	IO	VDDQ_DDR1	Данные SDRAM
269	AM36	DDR1_DQ[34]	DDR	IO	VDDQ_DDR1	Данные SDRAM
270	AR36	DDR1_DQ[35]	DDR	IO	VDDQ_DDR1	Данные SDRAM
271	AM34	DDR1_DQ[36]	DDR	IO	VDDQ_DDR1	Данные SDRAM
272	AR35	DDR1_DQ[37]	DDR	IO	VDDQ_DDR1	Данные SDRAM
273	AR34	DDR1_DQ[38]	DDR	IO	VDDQ_DDR1	Данные SDRAM
274	AP34	DDR1_DQ[39]	DDR	IO	VDDQ_DDR1	Данные SDRAM
275	AU34	DDR1_DQ[4]	DDR	IO	VDDQ_DDR1	Данные SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
276	AP37	DDR1_DQ[40]	DDR	IO	VDDQ_DDR1	Данные SDRAM
277	AR37	DDR1_DQ[41]	DDR	IO	VDDQ_DDR1	Данные SDRAM
278	AR38	DDR1_DQ[42]	DDR	IO	VDDQ_DDR1	Данные SDRAM
279	AR39	DDR1_DQ[43]	DDR	IO	VDDQ_DDR1	Данные SDRAM
280	AM37	DDR1_DQ[44]	DDR	IO	VDDQ_DDR1	Данные SDRAM
281	AN39	DDR1_DQ[45]	DDR	IO	VDDQ_DDR1	Данные SDRAM
282	AN38	DDR1_DQ[46]	DDR	IO	VDDQ_DDR1	Данные SDRAM
283	AM38	DDR1_DQ[47]	DDR	IO	VDDQ_DDR1	Данные SDRAM
284	АН34	DDR1_DQ[48]	DDR	IO	VDDQ_DDR1	Данные SDRAM
285	AL36	DDR1_DQ[49]	DDR	IO	VDDQ_DDR1	Данные SDRAM
286	AV34	DDR1_DQ[5]	DDR	IO	VDDQ_DDR1	Данные SDRAM
287	AL34	DDR1_DQ[50]	DDR	IO	VDDQ_DDR1	Данные SDRAM
288	AK34	DDR1_DQ[51]	DDR	IO	VDDQ_DDR1	Данные SDRAM
289	AL35	DDR1_DQ[52]	DDR	IO	VDDQ_DDR1	Данные SDRAM
290	АН36	DDR1_DQ[53]	DDR	IO	VDDQ_DDR1	Данные SDRAM
291	АН35	DDR1_DQ[54]	DDR	IO	VDDQ_DDR1	Данные SDRAM
292	AJ34	DDR1_DQ[55]	DDR	IO	VDDQ_DDR1	Данные SDRAM
293	АН37	DDR1_DQ[56]	DDR	IO	VDDQ_DDR1	Данные SDRAM
294	AL37	DDR1_DQ[57]	DDR	IO	VDDQ_DDR1	Данные SDRAM
295	AL38	DDR1_DQ[58]	DDR	IO	VDDQ_DDR1	Данные SDRAM
296	AL39	DDR1_DQ[59]	DDR	IO	VDDQ_DDR1	Данные SDRAM
297	AU35	DDR1_DQ[6]	DDR	IO	VDDQ_DDR1	Данные SDRAM
298	АН38	DDR1_DQ[60]	DDR	IO	VDDQ_DDR1	Данные SDRAM
299	AK37	DDR1_DQ[61]	DDR	IO	VDDQ_DDR1	Данные SDRAM
300	AJ38	DDR1_DQ[62]	DDR	IO	VDDQ_DDR1	Данные SDRAM
301	АН39	DDR1_DQ[63]	DDR	IO	VDDQ_DDR1	Данные SDRAM
302	AV35	DDR1_DQ[7]	DDR	IO	VDDQ_DDR1	Данные SDRAM
303	AU26	DDR1_DQ[8]	DDR	IO	VDDQ_DDR1	Данные SDRAM
304	AV26	DDR1_DQ[9]	DDR	IO	VDDQ_DDR1	Данные SDRAM
305	AU33	DDR1_DQS[0]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
306	AU24	DDR1_DQS[1]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
307	AU37	DDR1_DQS[2]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
308	AU28	DDR1_DQS[3]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
309	AP36	DDR1_DQS[4]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
310	AP38	DDR1_DQS[5]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
311	AJ35	DDR1_DQS[6]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
312	AK38	DDR1_DQS[7]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
313	AR30	DDR1_DQS[8]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
314	AV33	DDR1_DQS_N[0]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
315	AV24	DDR1_DQS_N[1]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
316	AV37	DDR1_DQS_N[2]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
317	AV28	DDR1_DQS_N[3]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
318	AP35	DDR1_DQS_N[4]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
319	AP39	DDR1_DQS_N[5]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
320	AK35	DDR1_DQS_N[6]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
321	AK39	DDR1_DQS_N[7]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
322	AP30	DDR1_DQS_N[8]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
323	AK26	DDR1_DTO[0]	DDR	O	VDDQ_DDR1	Цифровой тестовый контакт
324	AK24	DDR1_DTO[1]	DDR	O	VDDQ_DDR1	Цифровой тестовый контакт
325	AT30	DDR1_ECC[0]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
326	AR29	DDR1_ECC[1]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
327	AT29	DDR1_ECC[2]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
328	AT31	DDR1_ECC[3]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
329	AP29	DDR1_ECC[4]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
330	AP31	DDR1_ECC[5]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
331	AT32	DDR1_ECC[6]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
332	AP32	DDR1_ECC[7]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
333	AP22	DDR1_MIRROR	DDR	O	VDDQ_DDR1	Зеркало SDRAM (дополнительный сигнал DIMM)
334	AK22	DDR1_ODT[0]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
335	AM28	DDR1_ODT[1]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
336	AW21	DDR1_ODT[2]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
337	AM22	DDR1_ODT[3]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
338	AL27	DDR1_PARITY	DDR	O	VDDQ_DDR1	Четность SDRAM
339	AN22	DDR1_QCSEN_N	DDR	O	VDDQ_DDR1	Включение четырехчипового SDRAM (дополнительный сигнал DIMM)
340	AN24	DDR1_RAM_RST_N	DDR	O	VDDQ_DDR1	Перезагрузка SDRAM
341	AJ22	DDR1_VREFI[0]	DDR	A		IO ring VREFI net
342	AG23	DDR1_VREFI[1]	DDR	A		IO ring VREFI net
343	AG24	DDR1_VREFI[2]	DDR	A		IO ring VREFI net
344	AG25	DDR1_VREFI[3]	DDR	A		IO ring VREFI net
345	AG26	DDR1_VREFI[4]	DDR	A		IO ring VREFI net
346	AH27	DDR1_VREFI[5]	DDR	A		IO ring VREFI net
347	AH26	DDR1_VREFI[6]	DDR	A		IO ring VREFI net
348	AJ25	DDR1_VREFI[7]	DDR	A		IO ring VREFI net
349	AJ24	DDR1_VREFI[8]	DDR	A		IO ring VREFI net
350	AH23	DDR1_VREFI[9]	DDR	A		IO ring VREFI net
351	AH22	DDR1_VREFI_ZQ	DDR	A		IO ring VREFI ZQ net
352	AG22	DDR1_ZQ	DDR	A		Внешний калибровочный резистор
353	C35	ESPI_ALERT[0]	LSP	I	VDDIO_18	Оповещение eSPI
354	C37	ESPI_ALERT[1]	LSP	I	VDDIO_18	Оповещение eSPI
355	C38	ESPI_ALERT[2]	LSP	I	VDDIO_18	Оповещение eSPI
356	D35	ESPI_ALERT[3]	LSP	I	VDDIO_18	Оповещение eSPI
357	D36	ESPI_ALERT[4]	LSP	I	VDDIO_18	Оповещение eSPI

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
358	D37	ESPI_ALERT[5]	LSP	I	VDDIO_18	Оповещение eSPI
359	E35	ESPI_ALERT[6]	LSP	I	VDDIO_18	Оповещение eSPI
360	E34	ESPI_ALERT[7]	LSP	I	VDDIO_18	Оповещение eSPI
361	A38	ESPI_CLK	LSP	IO	VDDIO_18	Тактовый сигнал eSPI
362	A39	ESPI_DAT[0]	LSP	IO	VDDIO_18	Данные eSPI
363	B39	ESPI_DAT[1]	LSP	IO	VDDIO_18	Данные eSPI
364	C39	ESPI_DAT[2]	LSP	IO	VDDIO_18	Данные eSPI
365	D39	ESPI_DAT[3]	LSP	IO	VDDIO_18	Данные eSPI
366	D34	ESPI_RST	LSP	IO	VDDIO_18	Сброс eSPI
367	A35	ESPI_SS_N[0]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
368	A36	ESPI_SS_N[1]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
369	A37	ESPI_SS_N[2]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
370	B35	ESPI_SS_N[3]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
371	B36	ESPI_SS_N[4]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
372	B37	ESPI_SS_N[5]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
373	C33	ESPI_SS_N[6]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
374	C34	ESPI_SS_N[7]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
375	E4	G0_GP_IN	GMAC	I	VDDIO_18	GPIO
376	E3	G0_GP_OUT	GMAC	O	VDDIO_18	GPIO
377	E1	G0_MDC	GMAC	O	VDDIO_18	Интерфейс MDIO
378	E2	G0_MDIO	GMAC	IO	VDDIO_18	Интерфейс MDIO
379	C7	G0_RX_CLK	GMAC	I	VDDIO_18	Принимаемый тактовый сигнал
380	C5	G0_RX_DAT[0]	GMAC	I	VDDIO_18	Принимаемые данные
381	C6	G0_RX_DAT[1]	GMAC	I	VDDIO_18	Принимаемые данные
382	D5	G0_RX_DAT[2]	GMAC	I	VDDIO_18	Принимаемые данные
383	D6	G0_RX_DAT[3]	GMAC	I	VDDIO_18	Принимаемые данные
384	D7	G0_RX_DEN	GMAC	I	VDDIO_18	Получение данных включено
385	C4	G0_TX_CLK	GMAC	O	VDDIO_18	Передаваемый тактовый сигнал
386	C1	G0_TX_DAT[0]	GMAC	O	VDDIO_18	Передаваемые данные

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
387	C2	G0_TX_DAT[1]	GMAC	O	VDDIO_18	Передаваемые данные
388	C3	G0_TX_DAT[2]	GMAC	O	VDDIO_18	Передаваемые данные
389	D2	G0_TX_DAT[3]	GMAC	O	VDDIO_18	Передаваемые данные
390	D4	G0_TX_DEN	GMAC	O	VDDIO_18	Передача данных включена
391	E7	G1_GP_IN	GMAC	I	VDDIO_18	GPIO
392	E8	G1_GP_OUT	GMAC	O	VDDIO_18	GPIO
393	E5	G1_MDC	GMAC	O	VDDIO_18	Интерфейс MDIO
394	E6	G1_MDIO	GMAC	IO	VDDIO_18	Интерфейс MDIO
395	A7	G1_RX_CLK	GMAC	I	VDDIO_18	Принимаемый тактовый сигнал
396	A5	G1_RX_DAT[0]	GMAC	I	VDDIO_18	Принимаемые данные
397	A6	G1_RX_DAT[1]	GMAC	I	VDDIO_18	Принимаемые данные
398	B5	G1_RX_DAT[2]	GMAC	I	VDDIO_18	Принимаемые данные
399	B6	G1_RX_DAT[3]	GMAC	I	VDDIO_18	Принимаемые данные
400	B7	G1_RX_DEN	GMAC	I	VDDIO_18	Получение данных включено
401	A3	G1_TX_CLK	GMAC	O	VDDIO_18	Передаваемый тактовый сигнал
402	A1	G1_TX_DAT[0]	GMAC	O	VDDIO_18	Передаваемые данные
403	A2	G1_TX_DAT[1]	GMAC	O	VDDIO_18	Передаваемые данные
404	B1	G1_TX_DAT[2]	GMAC	O	VDDIO_18	Передаваемые данные
405	B2	G1_TX_DAT[3]	GMAC	O	VDDIO_18	Передаваемые данные
406	B3	G1_TX_DEN	GMAC	O	VDDIO_18	Передача данных включена
407	G35	GPIO32[0]	LSP	IO	VDDIO_18	Данные GPIO
408	G36	GPIO32[1]	LSP	IO	VDDIO_18	Данные GPIO
409	J36	GPIO32[10]	LSP	IO	VDDIO_18	Данные GPIO
410	K31	GPIO32[11]	LSP	IO	VDDIO_18	Данные GPIO
411	K32	GPIO32[12]	LSP	IO	VDDIO_18	Данные GPIO
412	L31	GPIO32[13]	LSP	IO	VDDIO_18	Данные GPIO
413	L32	GPIO32[14]	LSP	IO	VDDIO_18	Данные GPIO
414	L33	GPIO32[15]	LSP	IO	VDDIO_18	Данные GPIO
415	M29	GPIO32[16]	LSP	IO	VDDIO_18	Данные GPIO

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
416	M30	GPIO32[17]	LSP	IO	VDDIO_18	Данные GPIO
417	M31	GPIO32[18]	LSP	IO	VDDIO_18	Данные GPIO
418	N30	GPIO32[19]	LSP	IO	VDDIO_18	Данные GPIO
419	G37	GPIO32[2]	LSP	IO	VDDIO_18	Данные GPIO
420	N31	GPIO32[20]	LSP	IO	VDDIO_18	Данные GPIO
421	N32	GPIO32[21]	LSP	IO	VDDIO_18	Данные GPIO
422	P32	GPIO32[22]	LSP	IO	VDDIO_18	Данные GPIO
423	P33	GPIO32[23]	LSP	IO	VDDIO_18	Данные GPIO
424	R28	GPIO32[24]	LSP	IO	VDDIO_18	Данные GPIO
425	R29	GPIO32[25]	LSP	IO	VDDIO_18	Данные GPIO
426	R30	GPIO32[26]	LSP	IO	VDDIO_18	Данные GPIO
427	R31	GPIO32[27]	LSP	IO	VDDIO_18	Данные GPIO
428	R33	GPIO32[28]	LSP	IO	VDDIO_18	Данные GPIO
429	R34	GPIO32[29]	LSP	IO	VDDIO_18	Данные GPIO
430	H32	GPIO32[3]	LSP	IO	VDDIO_18	Данные GPIO
431	T32	GPIO32[30]	LSP	IO	VDDIO_18	Данные GPIO
432	T33	GPIO32[31]	LSP	IO	VDDIO_18	Данные GPIO
433	H33	GPIO32[4]	LSP	IO	VDDIO_18	Данные GPIO
434	H34	GPIO32[5]	LSP	IO	VDDIO_18	Данные GPIO
435	H36	GPIO32[6]	LSP	IO	VDDIO_18	Данные GPIO
436	H37	GPIO32[7]	LSP	IO	VDDIO_18	Данные GPIO
437	J34	GPIO32[8]	LSP	IO	VDDIO_18	Данные GPIO
438	J35	GPIO32[9]	LSP	IO	VDDIO_18	Данные GPIO
439	AN17	GPIO8[0]	SCM	IO	VDDIO_18	Данные SM GPIO
440	AM17	GPIO8[1]	SCM	IO	VDDIO_18	Данные SM GPIO
441	AK17	GPIO8[2]	SCM	IO	VDDIO_18	Данные SM GPIO
442	AJ18	GPIO8[3]	SCM	IO	VDDIO_18	Данные SM GPIO
443	AJ19	GPIO8[4]	SCM	IO	VDDIO_18	Данные SM GPIO
444	AJ20	GPIO8[5]	SCM	IO	VDDIO_18	Данные SM GPIO
445	AH19	GPIO8[6]	SCM	IO	VDDIO_18	Данные SM GPIO
446	AH20	GPIO8[7]	SCM	IO	VDDIO_18	Данные SM GPIO
447	B8	HDMI_CLKN	MEDIA	O		Тактовая частота TMS

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
448	C8	HDMI_CLKP	MEDIA	O		Тактовая частота TMDS
449	B9	HDMI_DATN[0]	MEDIA	O		Данные TMDS
450	E9	HDMI_DATN[1]	MEDIA	O		Данные TMDS
451	C10	HDMI_DATN[2]	MEDIA	O		Данные TMDS
452	A9	HDMI_DATP[0]	MEDIA	O		Данные TMDS
453	D9	HDMI_DATP[1]	MEDIA	O		Данные TMDS
454	B10	HDMI_DATP[2]	MEDIA	O		Данные TMDS
455	K18	HDMI_DB_BISTDONE	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
456	J18	HDMI_DB_BISTEN	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
457	L17	HDMI_DB_BISTOK	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
458	M16	HDMI_DB_DAT[0]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
459	N16	HDMI_DB_DAT[1]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
460	M17	HDMI_DB_DAT[2]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
461	N17	HDMI_DB_DAT[3]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
462	N18	HDMI_DB_DAT[4]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
463	P18	HDMI_DB_DAT[5]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
464	M19	HDMI_DB_DAT[6]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
465	N19	HDMI_DB_DAT[7]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
466	P19	HDMI_DB_DAT[8]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
467	M20	HDMI_DB_DAT[9]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
468	N20	HDMI_DB_EN	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
469	P20	HDMI_DB_ENHPDRXSENSE	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
470	H22	HDMI_DB_EXTERNAL	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
471	N21	HDMI_DB_PDDQ	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
472	J22	HDMI_DB_PHY_RESET	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
473	K22	HDMI_DB_PHYDTB0	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
474	M21	HDMI_DB_PHYDTB1	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
475	P21	HDMI_DB_RXSENSE	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
476	N22	HDMI_DB_SNK_DET_I	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
477	P22	HDMI_DB_SVSRET_MO DEZ	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
478	R22	HDMI_DB_TX_PWRON	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
479	R16	HDMI_DB_TX_READY	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
480	D10	HDMI_DDCCEC	MEDIA	IO		Заземление для сигнала обнаружения горячей замены
481	H9	HDMI_HPD	MEDIA	IO		Сигнал обнаружения горячей замены для HDMI
482	T14	HDMI_PLL_27M	MEDIA	I	VDDIO_18	Тактовый сигнал PLL 27 МГц
483	E10	HDMI_RESREF	MEDIA	A		Опорный резистор
484	G9	HDMI_SCL	MEDIA	IO	VDDIO_18	
485	G10	HDMI_SDA	MEDIA	IO	VDDIO_18	
486	AL20	I2C0_SCL	SCM	IO	VDDIO_18	Тактовая частота SM I ² C
487	AL19	I2C0_SDA	SCM	IO	VDDIO_18	Данные SM I ² C
488	G33	I2C1_SCL	LSP	IO	VDDIO_18	Тактовая частота LSP I ² C1
489	G32	I2C1_SDA	LSP	IO	VDDIO_18	Данные LSP I ² C1
490	K30	I2C2_SCL	LSP	IO	VDDIO_18	Тактовая частота LSP I ² C2
491	H30	I2C2_SDA	LSP	IO	VDDIO_18	Данные LSP I ² C2
492	F32	I2S_SCK	MEDIA	I	VDDIO_18	Непрерывный тактовый сигнал I ² S
493	G31	I2S_SDI	MEDIA	I	VDDIO_18	Входные данные I ² S
494	F33	I2S_SDO	MEDIA	O	VDDIO_18	Выходные данные I ² S
495	E33	I2S_WS	MEDIA	I	VDDIO_18	Выбор слова I ² S
496	V33	LED_PWM	MEDIA	O	VDDIO_18	Управление яркостью
497	AC39	LVDS_L0_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
498	AC38	LVDS_L0_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
499	AF37	LVDS_L0_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS
500	AE38	LVDS_L0_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
501	AD38	LVDS_L0_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
502	AB37	LVDS_L0_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
503	AA38	LVDS_L0_DATN[4]	MEDIA	O	VDDIO_18	Данные LVDS
504	AF38	LVDS_L0_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
505	AE39	LVDS_L0_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS
506	AD37	LVDS_L0_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS
507	AB38	LVDS_L0_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
508	AA39	LVDS_L0_DATP[4]	MEDIA	O	VDDIO_18	Данные LVDS
509	U39	LVDS_L1_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
510	U38	LVDS_L1_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
511	Y37	LVDS_L1_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS
512	W39	LVDS_L1_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
513	V37	LVDS_L1_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
514	T38	LVDS_L1_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
515	R38	LVDS_L1_DATN[4]	MEDIA	O	VDDIO_18	Данные LVDS
516	Y38	LVDS_L1_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS
517	W38	LVDS_L1_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS
518	V38	LVDS_L1_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS
519	T37	LVDS_L1_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
520	R39	LVDS_L1_DATP[4]	MEDIA	O	VDDIO_18	Данные LVDS
521	AC36	LVDS_L2_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
522	AC35	LVDS_L2_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
523	AF35	LVDS_L2_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS
524	AE35	LVDS_L2_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
525	AD35	LVDS_L2_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
526	AB34	LVDS_L2_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
527	AA35	LVDS_L2_DATN[4]	MEDIA	O	VDDIO_18	Данные LVDS
528	AF34	LVDS_L2_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS
529	AE36	LVDS_L2_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS
530	AD34	LVDS_L2_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS
531	AB35	LVDS_L2_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
532	AA36	LVDS_L2_DATP[4]	MEDIA	O	VDDIO_18	Данные LVDS
533	U36	LVDS_L3_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
534	U35	LVDS_L3_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
535	Y34	LVDS_L3_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
536	W35	LVDS_L3_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
537	V34	LVDS_L3_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
538	T34	LVDS_L3_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
539	R35	LVDS_L3_DATN[4]	MEDIA	O	VDDIO_18	Данные LVDS
540	Y35	LVDS_L3_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS
541	W36	LVDS_L3_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS
542	V35	LVDS_L3_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS
543	T35	LVDS_L3_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
544	R36	LVDS_L3_DATP[4]	MEDIA	O	VDDIO_18	Данные LVDS
545	AF24	LVDS_PLL_27M	MEDIA	I	VDDIO_18	Тактовый сигнал PLL 27 МГц
546	AD33	LVDS_VREF	MEDIA	A		Опорное питание
547	AT16	PCIE4_0_AMON	PCle	O	VDD_PCIE4_0_15	Диагностический контакт PHY
548	AU15	PCIE4_0_ATT_BUT	PCle	I	VDDIO_18	Нажата кнопка «Внимание»
549	AR11	PCIE4_0_ATT_IND[0]	PCle	O	VDDIO_18	Управление индикатором предупреждения
550	AM16	PCIE4_0_ATT_IND[1]	PCle	O	VDDIO_18	Управление индикатором предупреждения
551	AR16	PCIE4_0_CMD_INT	PCle	I	VDDIO_18	Команда контроллера горячей замены завершила прерывание
552	AL15	PCIE4_0_DMON	PCle	O	VDD_PCIE4_0_09	Диагностический контакт PHY
553	AM15	PCIE4_0_DMONB	PCle	O	VDD_PCIE4_0_09	Диагностический контакт PHY
554	AT18	PCIE4_0_INTRL_CTRL	PCle	O	VDDIO_18	Электромеханическая блокировка управления
555	AT17	PCIE4_0_INTRL_ENG	PCle	I	VDDIO_18	Система электромеханической блокировки включена
556	AP17	PCIE4_0_MRL_SENS	PCle	I	VDDIO_18	Состояние датчика MRL
557	AU16	PCIE4_0_PRES_ST	PCle	I	VDDIO_18	Состояние детектора присутствия
558	AP16	PCIE4_0_PWR_CTRL	PCle	O	VDDIO_18	Управление контроллером питания
559	AR9	PCIE4_0_PWR_FAULT	PCle	I	VDDIO_18	Детектор сбоя питания
560	AP10	PCIE4_0_PWR_IND[0]	PCle	O	VDDIO_18	Управление индикатором питания
561	AP11	PCIE4_0_PWR_IND[1]	PCle	O	VDDIO_18	Управление индикатором питания

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
562	AV17	PCIE4_0_RBIAS	PCle	IO	VDD_PCIE4_0_15	Подключение опорного резистора
563	AW15	PCIE4_0_REF_CLKN	PCle	I	VDD_PCIE4_0_15	Опорные тактовые импульсы (дифференциальная пара)
564	AW16	PCIE4_0_REF_CLKP	PCle	I	VDD_PCIE4_0_15	Опорные тактовые импульсы (дифференциальная пара)
565	AV14	PCIE4_0_RXN[0]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 0
566	AW12	PCIE4_0_RXN[1]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 1
567	AV10	PCIE4_0_RXN[2]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 2
568	AW9	PCIE4_0_RXN[3]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 3
569	AV13	PCIE4_0_RXP[0]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 0
570	AW13	PCIE4_0_RXP[1]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 1
571	AV11	PCIE4_0_RXP[2]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 2
572	AW10	PCIE4_0_RXP[3]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 3
573	AT14	PCIE4_0_TXN[0]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 0
574	AU13	PCIE4_0_TXN[1]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 1
575	AT11	PCIE4_0_TXN[2]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 2
576	AU10	PCIE4_0_TXN[3]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 3
577	AT13	PCIE4_0_TXP[0]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 0
578	AU12	PCIE4_0_TXP[1]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 1
579	AT10	PCIE4_0_TXP[2]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 2
580	AU9	PCIE4_0_TXP[3]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 3

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
581	AP13	PCIE4_1_AMON	PCle	O	VDD_PCIE4_1_15	Диагностический контакт PHY
582	AR7	PCIE4_1_ATT_BUT	PCle	I	VDDIO_18	Нажата кнопка «Внимание»
583	AM12	PCIE4_1_ATT_IND[0]	PCle	O	VDDIO_18	Управление индикатором предупреждения
584	AN13	PCIE4_1_ATT_IND[1]	PCle	O	VDDIO_18	Управление индикатором предупреждения
585	AJ13	PCIE4_1_CMD_INT	PCle	I	VDDIO_18	Команда контроллера горячей замены завершила прерывание
586	AR12	PCIE4_1_DMON	PCle	O	VDD_PCIE4_1_09	Диагностический контакт PHY
587	AP12	PCIE4_1_DMONB	PCle	O	VDD_PCIE4_1_09	Диагностический контакт PHY
588	AP9	PCIE4_1_INTRL_CTRL	PCle	O	VDDIO_18	Электромеханическая блокировка управления
589	AU8	PCIE4_1_INTRL_ENG	PCle	I	VDDIO_18	Система электромеханической блокировки включена
590	AK14	PCIE4_1_MRL_SENS	PCle	I	VDDIO_18	Состояние датчика MRL
591	AT8	PCIE4_1_PRES_ST	PCle	I	VDDIO_18	Состояние детектора присутствия
592	AL11	PCIE4_1_PWR_CTRL	PCle	O	VDDIO_18	Управление контроллером питания
593	AK13	PCIE4_1_PWR_FAULT	PCle	I	VDDIO_18	Детектор сбоя питания
594	AL12	PCIE4_1_PWR_IND[0]	PCle	O	VDDIO_18	Управление индикатором питания
595	AM13	PCIE4_1_PWR_IND[1]	PCle	O	VDDIO_18	Управление индикатором питания
596	AV8	PCIE4_1_RBIAS	PCle	IO	VDD_PCIE4_1_15	Подключение опорного резистора
597	AV7	PCIE4_1_REF_CLKN	PCle	I	VDD_PCIE4_1_15	Опорные тактовые импульсы (дифференциальная пара)
598	AW7	PCIE4_1_REF_CLKP	PCle	I	VDD_PCIE4_1_15	Опорные тактовые импульсы (дифференциальная пара)
599	AV6	PCIE4_1_RXN[0]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 0
600	AW5	PCIE4_1_RXN[1]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 1
601	AV3	PCIE4_1_RXN[2]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 2
602	AW2	PCIE4_1_RXN[3]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 3

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
603	AV5	PCIE4_1_RXP[0]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 0
604	AW4	PCIE4_1_RXP[1]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 1
605	AV2	PCIE4_1_RXP[2]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 2
606	AW1	PCIE4_1_RXP[3]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 3
607	AT6	PCIE4_1_TXN[0]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 0
608	AU5	PCIE4_1_TXN[1]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 1
609	AT3	PCIE4_1_TXN[2]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 2
610	AU2	PCIE4_1_TXN[3]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 3
611	AT5	PCIE4_1_TXP[0]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 0
612	AU4	PCIE4_1_TXP[1]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 1
613	AT2	PCIE4_1_TXP[2]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 2
614	AU1	PCIE4_1_TXP[3]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 3
615	AK6	PCIE8_AMON0	PCle	O	VDD_PCIE8_15	Диагностический контакт PHY
616	AJ8	PCIE8_AMON1	PCle	O	VDD_PCIE8_15	Диагностический контакт PHY
617	AM9	PCIE8_ATT_BUT	PCle	I	VDDIO_18	Нажата кнопка «Внимание»
618	AN7	PCIE8_ATT_IND[0]	PCle	O	VDDIO_18	Управление индикатором предупреждения
619	AN8	PCIE8_ATT_IND[1]	PCle	O	VDDIO_18	Управление индикатором предупреждения
620	AJ5	PCIE8_CMD_INT	PCle	I	VDDIO_18	Команда контроллера горячей замены завершила прерывание
621	AL8	PCIE8_DMON0	PCle	O	VDD_PCIE8_09	Диагностический контакт PHY
622	AK9	PCIE8_DMON1	PCle	O	VDD_PCIE8_09	Диагностический контакт PHY

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
623	AL9	PCIE8_DMONB0	PCle	O	VDD_PCIE8_09	Диагностический контакт PHY
624	AK8	PCIE8_DMONB1	PCle	O	VDD_PCIE8_09	Диагностический контакт PHY
625	AM8	PCIE8_INTRL_CTRL	PCle	O	VDDIO_18	Электромеханическая блокировка управления
626	AM7	PCIE8_INTRL_ENG	PCle	I	VDDIO_18	Система электромеханической блокировки включена
627	AH9	PCIE8_MRL_SENS	PCle	I	VDDIO_18	Состояние датчика MRL
628	AL10	PCIE8_PRES_ST	PCle	I	VDDIO_18	Состояние детектора присутствия
629	AJ6	PCIE8_PWR_CTRL	PCle	O	VDDIO_18	Управление контроллером питания
630	AJ7	PCIE8_PWR_FAULT	PCle	I	VDDIO_18	Детектор сбоя питания
631	AH7	PCIE8_PWR_IND[0]	PCle	O	VDDIO_18	Управление индикатором питания
632	AH8	PCIE8_PWR_IND[1]	PCle	O	VDDIO_18	Управление индикатором питания
633	AN5	PCIE8_RBIAS0	PCle	IO	VDD_PCIE8_15	Подключение опорного резистора
634	AP6	PCIE8_RBIAS1	PCle	IO	VDD_PCIE8_15	Подключение опорного резистора
635	AL5	PCIE8_REF_CLKN	PCle	I	VDD_PCIE8_15	Опорные тактовые импульсы (дифференциальная пара)
636	AL6	PCIE8_REF_CLKP	PCle	I	VDD_PCIE8_15	Опорные тактовые импульсы (дифференциальная пара)
637	AR1	PCIE8_RXN[0]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 0
638	AP2	PCIE8_RXN[1]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 1
639	AM1	PCIE8_RXN[2]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 2
640	AL2	PCIE8_RXN[3]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 3
641	AH1	PCIE8_RXN[4]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 4
642	AG2	PCIE8_RXN[5]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 5
643	AE1	PCIE8_RXN[6]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 6

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
644	AD2	PCIE8_RXN[7]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 7
645	AP1	PCIE8_RXP[0]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 0
646	AN2	PCIE8_RXP[1]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 1
647	AL1	PCIE8_RXP[2]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 2
648	AK2	PCIE8_RXP[3]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 3
649	AJ1	PCIE8_RXP[4]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 4
650	AH2	PCIE8_RXP[5]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 5
651	AF1	PCIE8_RXP[6]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 6
652	AE2	PCIE8_RXP[7]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 7
653	AR4	PCIE8_TXN[0]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 0
654	AP3	PCIE8_TXN[1]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 1
655	AM4	PCIE8_TXN[2]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 2
656	AL3	PCIE8_TXN[3]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 3
657	AH4	PCIE8_TXN[4]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 4
658	AG3	PCIE8_TXN[5]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 5
659	AE4	PCIE8_TXN[6]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 6
660	AD3	PCIE8_TXN[7]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 7
661	AP4	PCIE8_TXP[0]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 0

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
662	AN3	PCIE8_TXP[1]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 1
663	AL4	PCIE8_TXP[2]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 2
664	AK3	PCIE8_TXP[3]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 3
665	AJ4	PCIE8_TXP[4]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 4
666	AH3	PCIE8_TXP[5]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 5
667	AF4	PCIE8_TXP[6]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 6
668	AE3	PCIE8_TXP[7]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 7
669	AJ15	RESET_N	SYSTEM	I	VDDIO_18	Перезагрузка системы
670	D31	SATA_P0ACTLED	SATA	O	VDDIO_18	
671	E31	SATA_P0CPDET	SATA	I	VDDIO_18	Cold Presence Detect P0
672	E30	SATA_P0CPPOD	SATA	O	VDDIO_18	Cold Presence Power-On Device P0
673	F30	SATA_P0MPSW	SATA	I	VDDIO_18	Mechanical Presence Switch P0
674	F29	SATA_P1ACTLED	SATA	O	VDDIO_18	
675	G29	SATA_P1CPDET	SATA	I	VDDIO_18	Cold Presence Detect P1
676	F28	SATA_P1CPPOD	SATA	O	VDDIO_18	Cold Presence Power-On Device P1
677	G28	SATA_P1MPSW	SATA	I	VDDIO_18	Mechanical Presence Switch P1
678	A31	SATA_REFCLKM	SATA	I	VDD_SATA_09	Опорные тактовые импульсы (дифференциальная пара)
679	B31	SATA_REFCLKP	SATA	I	VDD_SATA_09	Опорные тактовые импульсы (дифференциальная пара)
680	D29	SATA_RESREF	SATA	A		Опорный резистор
681	C30	SATA_RXN[0]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 0
682	B28	SATA_RXN[1]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 1
683	B30	SATA_RXP[0]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 0

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
684	C28	SATA_RXP[1]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 1
685	B29	SATA_TXN[0]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 0
686	A27	SATA_TXN[1]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 1
687	A29	SATA_TXP[0]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 0
688	B27	SATA_TXP[1]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 1
689	L36	SD_CAP0	eMMC/SD	A		Аналоговый вход для подключения конденсатора емкостью 1 мкФ
690	M35	SD_CAP1	eMMC/SD	A		Аналоговый вход для подключения конденсатора емкостью 1 мкФ
691	K36	SD_CARD_DETECT_N	eMMC/SD	I	VDDIO_18	Обнаружение карты
692	N39	SD_CLK	eMMC/SD	O	VDD_SD_33	Сигнал тактирования
693	K34	SD_CMD	eMMC/SD	IO	VDD_SD_33	Команда SD карты
694	L38	SD_DAT[0]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
695	L37	SD_DAT[1]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
696	M39	SD_DAT[2]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
697	M38	SD_DAT[3]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
698	M37	SD_DAT[4]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
699	N38	SD_DAT[5]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
700	N37	SD_DAT[6]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
701	N36	SD_DAT[7]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
702	M34	SD_LED_CTRL	eMMC/SD	O	VDDIO_18	Сигнал управления светодиодом
703	N34	SD_REG_VOL_STABLE	eMMC/SD	I	VDDIO_18	Стабилизация напряжения
704	P36	SD_RST_N	eMMC/SD	O	VDD_SD_33	Сброс устройства eMMC, активный низкий
705	L34	SD_VDD_ON	eMMC/SD	O	VDDIO_18	Включение внешнего источника питания
706	M33	SD_VDD_SEL[0]	eMMC/SD	O	VDDIO_18	Выбор напряжения работы интерфейса
707	N33	SD_VDD_SEL[1]	eMMC/SD	O	VDDIO_18	Выбор напряжения работы интерфейса

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
708	P34	SD_VDD_SEL[2]	eMMC/SD	O	VDDIO_18	Выбор напряжения работы интерфейса
709	K35	SD_WRITE_PROT	eMMC/SD	I	VDDIO_18	Выбор напряжения работы интерфейса
710	AV18	SMB0_CLK	SCM	IO	VDDIO_18	Тактовая частота SM SMBus
711	AW18	SMB0_DAT	SCM	IO	VDDIO_18	Данные SM SMBus
712	G39	SMB1_CLK	LSP	IO	VDDIO_18	Тактовая частота LSP SMBus1
713	H39	SMB1_DAT	LSP	IO	VDDIO_18	Данные LSP SMBus1
714	G38	SMB2_CLK	LSP	IO	VDDIO_18	Тактовая частота LSP SMBus2
715	H38	SMB2_DAT	LSP	IO	VDDIO_18	Данные LSP SMBus2
716	AW19	SPI0_CLK	SCM	O	VDDIO_18	Тактовая частота
717	AT19	SPI0_RXD	SCM	I	VDDIO_18	Принимаемые данные
718	AR19	SPI0_SS_N[0]	SCM	O	VDDIO_18	Выбор Slave устройства
719	AP19	SPI0_SS_N[1]	SCM	O	VDDIO_18	Выбор Slave устройства
720	AN20	SPI0_SS_N[2]	SCM	O	VDDIO_18	Выбор Slave устройства
721	AM20	SPI0_SS_N[3]	SCM	O	VDDIO_18	Выбор Slave устройства
722	AU19	SPI0_TXD	SCM	O	VDDIO_18	Передаваемые данные
723	F39	SPI1_CLK	LSP	O	VDDIO_18	Тактовая частота
724	E38	SPI1_RXD	LSP	I	VDDIO_18	Принимаемые данные
725	E37	SPI1_SS_N[0]	LSP	O	VDDIO_18	Выбор Slave устройства
726	F37	SPI1_SS_N[1]	LSP	O	VDDIO_18	Выбор Slave устройства
727	F36	SPI1_SS_N[2]	LSP	O	VDDIO_18	Выбор Slave устройства
728	F35	SPI1_SS_N[3]	LSP	O	VDDIO_18	Выбор Slave устройства
729	E39	SPI1_TXD	LSP	O	VDDIO_18	Передаваемые данные
730	AM19	TEST_0	SCM	I	VDDIO_18	Тестовый контакт 0
731	AL18	TEST_1	SCM	I	VDDIO_18	Тестовый контакт 1
732	AK18	UART0_RXD	SCM	I	VDDIO_18	Принимаемые данные
733	AK19	UART0_TXD	SCM	O	VDDIO_18	Передаваемые данные
734	J38	UART1_RXD	LSP	I	VDDIO_18	Принимаемые данные
735	J39	UART1_TXD	LSP	O	VDDIO_18	Передаваемые данные

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
736	K38	UART2_RXD	LSP	I	VDDIO_18	Принимаемые данные
737	K39	UART2_TXD	LSP	O	VDDIO_18	Передаваемые данные
738	K27	USB2_0_CTRL	USB	O	VDDIO_18	Включение питания порта
739	D19	USB2_0_DM0	USB	IO	VDD_USB2_0_33	Сигнал USB D-
740	E19	USB2_0_DP0	USB	IO	VDD_USB2_0_33	Сигнал USB D+
741	P24	USB2_0_ID0	USB	IO	VDD_USB2_18	OTG идентификация
742	P23	USB2_0_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
743	N23	USB2_0_RT	USB	IO	VDD_USB2_18	Подстроечный резистор
744	M23	USB2_0_VBUS0	USB	A		Сигнал USB 5 В
745	F20	USB2_0_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)
746	G20	USB2_0_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
747	K28	USB2_1_CTRL	USB	O	VDDIO_18	Включение питания порта
748	E22	USB2_1_DM0	USB	IO	VDD_USB2_1_33	Сигнал USB D-
749	F22	USB2_1_DP0	USB	IO	VDD_USB2_1_33	Сигнал USB D+
750	N27	USB2_1_ID0	USB	IO	VDD_USB2_18	OTG идентификация
751	N24	USB2_1_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
752	N25	USB2_1_RT	USB	IO	VDD_USB2_18	Подстроечный резистор
753	M25	USB2_1_VBUS0	USB	A		Сигнал USB 5 В
754	F21	USB2_1_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)
755	G21	USB2_1_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
756	H28	USB2_2_CTRL	USB	O	VDDIO_18	Включение питания порта
757	D23	USB2_2_DM0	USB	IO	VDD_USB2_2_33	Сигнал USB D-
758	E23	USB2_2_DP0	USB	IO	VDD_USB2_2_33	Сигнал USB D+
759	N26	USB2_2_ID0	USB	IO	VDD_USB2_18	OTG идентификация
760	M26	USB2_2_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
761	H26	USB2_2_RT	USB	IO	VDD_USB2_18	Подстроечный резистор
762	G26	USB2_2_VBUS0	USB	A		Сигнал USB 5 В
763	F24	USB2_2_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
764	G24	USB2_2_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
765	H29	USB2_3_CTRL	USB	O	VDDIO_18	Включение питания порта
766	D26	USB2_3_DM0	USB	IO	VDD_USB2_3_33	Сигнал USB D-
767	E26	USB2_3_DP0	USB	IO	VDD_USB2_3_33	Сигнал USB D+
768	G27	USB2_3_ID0	USB	IO	VDD_USB2_18	OTG идентификация
769	E28	USB2_3_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
770	F27	USB2_3_RT	USB	IO		Подстроечный резистор
771	E27	USB2_3_VBUS0	USB	A		Сигнал USB 5 В
772	F25	USB2_3_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)
773	G25	USB2_3_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
774	K25	USB2_4_CTRL	USB	O	VDDIO_18	Включение питания порта
775	L24	USB2_4_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
776	J20	USB2_5_CTRL	USB	O	VDDIO_18	Включение питания порта
777	L19	USB2_5_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
778	J24	USB3_0_CTRL	USB	O	VDDIO_18	Включение питания порта
779	C26	USB3_0_DM0	USB	IO	VDD_USB3_33	Сигнал USB D-
780	B26	USB3_0_DP0	USB	IO	VDD_USB3_33	Сигнал USB D+
781	L23	USB3_0_ID0	USB	IO		Идентификатор USB 2.0
782	K24	USB3_0_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
783	B25	USB3_0_REFCLKN	USB	I	VDD_USB3VP_0_09	Дополнительный тактовый сигнал USB 3.0
784	A25	USB3_0_REFCLKP	USB	I	VDD_USB3VP_0_09	Дополнительный тактовый сигнал USB 3.0
785	J23	USB3_0_RESREF	USB	A		Опорный резистор
786	A23	USB3_0_RXON	USB	I	VDD_USB3VP_0_09	Прием данных USB 3.0
787	B23	USB3_0_RXOP	USB	I	VDD_USB3VP_0_09	Прием данных USB 3.0
788	B24	USB3_0_TXON	USB	O	VDD_USB3TX_0_09	Передача данных USB 3.0
789	C24	USB3_0_TXOP	USB	O	VDD_USB3TX_0_09	Передача данных USB 3.0
790	D24	USB3_0_VBUS0	USB	A		Контакт питания (5 В)
791	J19	USB3_1_CTRL	USB	O	VDDIO_18	Включение питания порта

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
792	C22	USB3_1_DM0	USB	IO	VDD_USB3_33	Сигнал USB D-
793	B22	USB3_1_DP0	USB	IO	VDD_USB3_33	Сигнал USB D+
794	H19	USB3_1_ID0	USB	IO		Идентификатор USB 2.0
795	K19	USB3_1_OVCCR	USB	I	VDDIO_18	Перегрузка по току порта
796	B21	USB3_1_REFCLKN	USB	I	VDD_USB3VP_1_09	Дополнительный тактовый сигнал USB 3.0
797	A21	USB3_1_REFCLKP	USB	I	VDD_USB3VP_1_09	Дополнительный тактовый сигнал USB 3.0
798	H20	USB3_1_RESREF	USB	A		Опорный резистор
799	A19	USB3_1_RXON	USB	I	VDD_USB3VP_1_09	Прием данных USB 3.0
800	B19	USB3_1_RXOP	USB	I	VDD_USB3VP_1_09	Прием данных USB 3.0
801	B20	USB3_1_TXON	USB	O	VDD_USB3TX_1_09	Передача данных USB 3.0
802	C20	USB3_1_TXOP	USB	O	VDD_USB3TX_1_09	Передача данных USB 3.0
803	D20	USB3_1_VBUS0	USB	A		Контакт питания (5 В)
804	H14	XG0_AMON	XGBE	O	VDD_XG0_15	Диагностический контакт PHY
805	G13	XG0_DMON	XGBE	O	VDD_XG0_09	Диагностический контакт PHY
806	H13	XG0_DMONB	XGBE	O	VDD_XG0_09	Диагностический контакт PHY
807	H15	XG0_RBIAS	XGBE	IO	VDD_XG0_15	Подключение опорного резистора
808	H12	XG0_REF_CLKN	XGBE	I	VDD_XG0_15	Опорные тактовые импульсы (дифференциальная пара)
809	G12	XG0_REF_CLKP	XGBE	I	VDD_XG0_15	Опорные тактовые импульсы (дифференциальная пара)
810	A11	XG0_RXN[0]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 0
811	B12	XG0_RXN[1]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 1
812	A13	XG0_RXN[2]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 2
813	B14	XG0_RXN[3]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 3
814	B11	XG0_RXP[0]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 0
815	C12	XG0_RXP[1]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 1

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
816	B13	XG0_RXP[2]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 2
817	C14	XG0_RXP[3]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 3
818	D11	XG0_TXN[0]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 0
819	E12	XG0_TXN[1]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 1
820	D13	XG0_TXN[2]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 2
821	E14	XG0_TXN[3]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 3
822	E11	XG0_TXP[0]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 0
823	F12	XG0_TXP[1]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 1
824	E13	XG0_TXP[2]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 2
825	F14	XG0_TXP[3]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 3
826	H18	XG1_AMON	XGBE	O	VDD_XG1_15	Диагностический контакт PHY
827	G17	XG1_DMON	XGBE	O	VDD_XG1_09	Диагностический контакт PHY
828	H17	XG1_DMONB	XGBE	O	VDD_XG1_09	Диагностический контакт PHY
829	G15	XG1_RBIAS	XGBE	IO	VDD_XG1_15	Подключение опорного резистора
830	J16	XG1_REF_CLKN	XGBE	I	VDD_XG1_15	Опорные тактовые импульсы (дифференциальная пара)
831	H16	XG1_REF_CLKP	XGBE	I	VDD_XG1_15	Опорные тактовые импульсы (дифференциальная пара)
832	B18	XG1_RXN[0]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 0
833	A17	XG1_RXN[1]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 1
834	B16	XG1_RXN[2]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 2
835	A15	XG1_RXN[3]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 3

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
836	C18	XG1_RXP[0]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 0
837	B17	XG1_RXP[1]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 1
838	C16	XG1_RXP[2]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 2
839	B15	XG1_RXP[3]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 3
840	E18	XG1_TXN[0]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 0
841	D17	XG1_TXN[1]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 1
842	E16	XG1_TXN[2]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 2
843	D15	XG1_TXN[3]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 3
844	F18	XG1_TXP[0]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 0
845	E17	XG1_TXP[1]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 1
846	F16	XG1_TXP[2]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 2
847	E15	XG1_TXP[3]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 3
848	AB16	VDD	POWER	P		Питание ядра
849	AB17	VDD	POWER	P		Питание ядра
850	AB18	VDD	POWER	P		Питание ядра
851	AB19	VDD	POWER	P		Питание ядра
852	AB20	VDD	POWER	P		Питание ядра
853	AB21	VDD	POWER	P		Питание ядра
854	AB22	VDD	POWER	P		Питание ядра
855	AB23	VDD	POWER	P		Питание ядра
856	AB24	VDD	POWER	P		Питание ядра
857	AB25	VDD	POWER	P		Питание ядра
858	AB26	VDD	POWER	P		Питание ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
859	AB27	VDD	POWER	P		Питание ядра
860	AB28	VDD	POWER	P		Питание ядра
861	AB29	VDD	POWER	P		Питание ядра
862	AD14	VDD	POWER	P		Питание ядра
863	AD15	VDD	POWER	P		Питание ядра
864	AD16	VDD	POWER	P		Питание ядра
865	AD17	VDD	POWER	P		Питание ядра
866	AD18	VDD	POWER	P		Питание ядра
867	AD19	VDD	POWER	P		Питание ядра
868	AD20	VDD	POWER	P		Питание ядра
869	AD21	VDD	POWER	P		Питание ядра
870	AD22	VDD	POWER	P		Питание ядра
871	AD23	VDD	POWER	P		Питание ядра
872	AD24	VDD	POWER	P		Питание ядра
873	AD25	VDD	POWER	P		Питание ядра
874	AD26	VDD	POWER	P		Питание ядра
875	AD27	VDD	POWER	P		Питание ядра
876	AD28	VDD	POWER	P		Питание ядра
877	AD29	VDD	POWER	P		Питание ядра
878	AD30	VDD	POWER	P		Питание ядра
879	AD31	VDD	POWER	P		Питание ядра
880	AD32	VDD	POWER	P		Питание ядра
881	AF26	VDD	POWER	P		Питание ядра
882	AF27	VDD	POWER	P		Питание ядра
883	AF30	VDD	POWER	P		Питание ядра
884	AG28	VDD	POWER	P		Питание ядра
885	T15	VDD	POWER	P		Питание ядра
886	T16	VDD	POWER	P		Питание ядра
887	T17	VDD	POWER	P		Питание ядра
888	T18	VDD	POWER	P		Питание ядра
889	T19	VDD	POWER	P		Питание ядра
890	T20	VDD	POWER	P		Питание ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
891	T21	VDD	POWER	P		Питание ядра
892	T22	VDD	POWER	P		Питание ядра
893	T23	VDD	POWER	P		Питание ядра
894	T24	VDD	POWER	P		Питание ядра
895	T25	VDD	POWER	P		Питание ядра
896	T26	VDD	POWER	P		Питание ядра
897	T27	VDD	POWER	P		Питание ядра
898	T28	VDD	POWER	P		Питание ядра
899	T29	VDD	POWER	P		Питание ядра
900	T30	VDD	POWER	P		Питание ядра
901	V15	VDD	POWER	P		Питание ядра
902	V16	VDD	POWER	P		Питание ядра
903	V17	VDD	POWER	P		Питание ядра
904	V18	VDD	POWER	P		Питание ядра
905	V19	VDD	POWER	P		Питание ядра
906	V20	VDD	POWER	P		Питание ядра
907	V21	VDD	POWER	P		Питание ядра
908	V22	VDD	POWER	P		Питание ядра
909	V23	VDD	POWER	P		Питание ядра
910	V24	VDD	POWER	P		Питание ядра
911	V25	VDD	POWER	P		Питание ядра
912	V26	VDD	POWER	P		Питание ядра
913	V27	VDD	POWER	P		Питание ядра
914	V28	VDD	POWER	P		Питание ядра
915	Y16	VDD	POWER	P		Питание ядра
916	Y17	VDD	POWER	P		Питание ядра
917	Y18	VDD	POWER	P		Питание ядра
918	Y19	VDD	POWER	P		Питание ядра
919	Y20	VDD	POWER	P		Питание ядра
920	Y21	VDD	POWER	P		Питание ядра
921	Y22	VDD	POWER	P		Питание ядра
922	Y23	VDD	POWER	P		Питание ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
923	Y24	VDD	POWER	P		Питание ядра
924	Y25	VDD	POWER	P		Питание ядра
925	Y26	VDD	POWER	P		Питание ядра
926	Y27	VDD	POWER	P		Питание ядра
927	Y28	VDD	POWER	P		Питание ядра
928	Y29	VDD	POWER	P		Питание ядра
929	AF21	VDD_18	POWER	P		Питание SM
930	AB14	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
931	AB15	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
932	AD13	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
933	V14	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
934	Y14	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
935	Y15	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
936	AG29	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
937	AG30	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
938	AH28	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
939	AH29	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
940	AH30	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
941	AJ29	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
942	F9	VDD_HDMI_09	POWER	P		Питание HDMI
943	F10	VDD_HDMI_18	POWER	P		Питание HDMI
944	AN14	VDD_PCIE4_0_09	POWER	P		Питание PCIe PHY
945	AP14	VDD_PCIE4_0_09	POWER	P		Питание PCIe PHY
946	AR15	VDD_PCIE4_0_09	POWER	P		Питание PCIe PHY
947	AR8	VDD_PCIE4_0_15	POWER	P		Питание PCIe PHY IO
948	AM10	VDD_PCIE4_1_09	POWER	P		Питание PCIe PHY
949	AN10	VDD_PCIE4_1_09	POWER	P		Питание PCIe PHY
950	AN11	VDD_PCIE4_1_09	POWER	P		Питание PCIe PHY
951	AP8	VDD_PCIE4_1_15	POWER	P		Питание PCIe PHY IO
952	AF5	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
953	AH5	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
954	AM6	VDD_PCIE8_09	POWER	P		Питание PCIe PHY

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
955	AP5	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
956	AP7	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
957	AR6	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
958	AJ10	VDD_PCIE8_15	POWER	P		Питание PCIe PHY IO
959	AJ11	VDD_PCIE8_15	POWER	P		Питание PCIe PHY IO
960	M27	VDD_PVT_18	POWER	P		Питание датчика PVT
961	J26	VDD_SATA_09	POWER	P		Питание SATA PHY
962	K26	VDD_SATA_18	POWER	P		Питание SATA PHY
963	J27	VDD_SATATX_09	POWER	P		Питание SATA PHY
964	P37	VDD_SD_33	POWER	P		Питание SD
965	P38	VDD_SD_33	POWER	P		Питание SD
966	F19	VDD_USB2_0_33	POWER	P		Питание USB 2.0
967	J21	VDD_USB2_09	POWER	P		Питание USB 2.0
968	K21	VDD_USB2_09	POWER	P		Питание USB 2.0
969	G19	VDD_USB2_1_33	POWER	P		Питание USB 2.0
970	G23	VDD_USB2_18	POWER	P		Питание USB 2.0
971	H23	VDD_USB2_18	POWER	P		Питание USB 2.0
972	H24	VDD_USB2_2_33	POWER	P		Питание USB 2.0
973	H25	VDD_USB2_3_33	POWER	P		Питание USB 2.0
974	A20	VDD_USB3_0_09	POWER	P		Питание USB 3.0
975	A24	VDD_USB3_1_09	POWER	P		Питание USB 3.0
976	K20	VDD_USB3_33	POWER	P		Питание USB 3.0
977	K23	VDD_USB3_33	POWER	P		Питание USB 3.0
978	L18	VDD_USB3_33	POWER	P		Питание USB 3.0
979	M22	VDD_USB3_33	POWER	P		Питание USB 3.0
980	D25	VDD_USB3TX_0_09	POWER	P		Питание USB 3.0
981	C21	VDD_USB3TX_1_09	POWER	P		Питание USB 3.0
982	E25	VDD_USB3VP_0_09	POWER	P		Питание USB 3.0
983	D21	VDD_USB3VP_1_09	POWER	P		Питание USB 3.0
984	F11	VDD_XG0_09	POWER	P		Питание XGbE PHY
985	G11	VDD_XG0_09	POWER	P		Питание XGbE PHY
986	H11	VDD_XG0_09	POWER	P		Питание XGbE PHY

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
987	F13	VDD_XG0_15	POWER	P		Питание XGbE PHY IO
988	K16	VDD_XG1_09	POWER	P		Питание XGbE PHY
989	K17	VDD_XG1_09	POWER	P		Питание XGbE PHY
990	L16	VDD_XG1_09	POWER	P		Питание XGbE PHY
991	J17	VDD_XG1_15	POWER	P		Питание XGbE PHY IO
992	AB30	VDDIO_18	POWER	P		Питание входа/выхода
993	AB31	VDDIO_18	POWER	P		Питание входа/выхода
994	AF14	VDDIO_18	POWER	P		Питание входа/выхода
995	AF15	VDDIO_18	POWER	P		Питание входа/выхода
996	AF16	VDDIO_18	POWER	P		Питание входа/выхода
997	AF17	VDDIO_18	POWER	P		Питание входа/выхода
998	AF18	VDDIO_18	POWER	P		Питание входа/выхода
999	AF19	VDDIO_18	POWER	P		Питание входа/выхода
1000	J15	VDDIO_18	POWER	P		Питание входа/выхода
1001	K15	VDDIO_18	POWER	P		Питание входа/выхода
1002	V29	VDDIO_18	POWER	P		Питание входа/выхода
1003	V30	VDDIO_18	POWER	P		Питание входа/выхода
1004	V31	VDDIO_18	POWER	P		Питание входа/выхода
1005	V32	VDDIO_18	POWER	P		Питание входа/выхода
1006	Y30	VDDIO_18	POWER	P		Питание входа/выхода
1007	Y31	VDDIO_18	POWER	P		Output driver power, 1.8 V
1008	Y32	VDDIO_18	POWER	P		Питание входа/выхода
1009	Y33	VDDIO_18	POWER	P		Питание входа/выхода
1010	P16	VDDPLL_0_09	POWER	P		Питание PLL
1011	W31	VDDPLL_1_09	POWER	P		Питание PLL
1012	AF32	VDDPLL_2_09	POWER	P		Питание PLL
1013	AN19	VDDPLL_3_09	POWER	P		Питание PLL
1014	J14	VDDPLL_HDMI_09	POWER	P		Питание HDMI PLL
1015	AA10	VDDQ_DDR0	POWER	P		Питание DDR

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1016	AC7	VDDQ_DDR0	POWER	P		Питание DDR
1017	K11	VDDQ_DDR0	POWER	P		Питание DDR
1018	K9	VDDQ_DDR0	POWER	P		Питание DDR
1019	L12	VDDQ_DDR0	POWER	P		Питание DDR
1020	L15	VDDQ_DDR0	POWER	P		Питание DDR
1021	N14	VDDQ_DDR0	POWER	P		Питание DDR
1022	N15	VDDQ_DDR0	POWER	P		Питание DDR
1023	P9	VDDQ_DDR0	POWER	P		Питание DDR
1024	R14	VDDQ_DDR0	POWER	P		Питание DDR
1025	R15	VDDQ_DDR0	POWER	P		Питание DDR
1026	R7	VDDQ_DDR0	POWER	P		Питание DDR
1027	R9	VDDQ_DDR0	POWER	P		Питание DDR
1028	T13	VDDQ_DDR0	POWER	P		Питание DDR
1029	U13	VDDQ_DDR0	POWER	P		Питание DDR
1030	U9	VDDQ_DDR0	POWER	P		Питание DDR
1031	V10	VDDQ_DDR0	POWER	P		Питание DDR
1032	V8	VDDQ_DDR0	POWER	P		Питание DDR
1033	Y12	VDDQ_DDR0	POWER	P		Питание DDR
1034	AG34	VDDQ_DDR1	POWER	P		Питание DDR
1035	AG36	VDDQ_DDR1	POWER	P		Питание DDR
1036	AH31	VDDQ_DDR1	POWER	P		Питание DDR
1037	AH33	VDDQ_DDR1	POWER	P		Питание DDR
1038	AJ30	VDDQ_DDR1	POWER	P		Питание DDR
1039	AJ32	VDDQ_DDR1	POWER	P		Питание DDR
1040	AK21	VDDQ_DDR1	POWER	P		Питание DDR
1041	AL29	VDDQ_DDR1	POWER	P		Питание DDR
1042	AL33	VDDQ_DDR1	POWER	P		Питание DDR
1043	AM21	VDDQ_DDR1	POWER	P		Питание DDR
1044	AM32	VDDQ_DDR1	POWER	P		Питание DDR
1045	AN21	VDDQ_DDR1	POWER	P		Питание DDR
1046	AN30	VDDQ_DDR1	POWER	P		Питание DDR
1047	AP33	VDDQ_DDR1	POWER	P		Питание DDR

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1048	AR28	VDDQ_DDR1	POWER	P		Питание DDR
1049	AT34	VDDQ_DDR1	POWER	P		Питание DDR
1050	AT36	VDDQ_DDR1	POWER	P		Питание DDR
1051	AT38	VDDQ_DDR1	POWER	P		Питание DDR
1052	AU31	VDDQ_DDR1	POWER	P		Питание DDR
1053	AW31	VDDQ_DDR1	POWER	P		Питание DDR
1054	A10	VSS	POWER	G		Заземление eMMC/SD
1055	A12	VSS	POWER	G		Заземление eMMC/SD
1056	A14	VSS	POWER	G		Заземление DDR 0
1057	A16	VSS	POWER	G		Заземление DDR1
1058	A18	VSS	POWER	G		Заземление HDMI
1059	A22	VSS	POWER	G		Заземление ядра
1060	A26	VSS	POWER	G		Заземление ядра
1061	A28	VSS	POWER	G		Заземление ядра
1062	A30	VSS	POWER	G		Заземление ядра
1063	A8	VSS	POWER	G		Заземление ядра
1064	AA12	VSS	POWER	G		Заземление ядра
1065	AA14	VSS	POWER	G		Заземление ядра
1066	AA15	VSS	POWER	G		Заземление ядра
1067	AA16	VSS	POWER	G		Заземление ядра
1068	AA17	VSS	POWER	G		Заземление ядра
1069	AA18	VSS	POWER	G		Заземление ядра
1070	AA19	VSS	POWER	G		Заземление ядра
1071	AA20	VSS	POWER	G		Заземление ядра
1072	AA21	VSS	POWER	G		Заземление ядра
1073	AA22	VSS	POWER	G		Заземление ядра
1074	AA23	VSS	POWER	G		Заземление ядра
1075	AA24	VSS	POWER	G		Заземление ядра
1076	AA25	VSS	POWER	G		Заземление ядра
1077	AA26	VSS	POWER	G		Заземление ядра
1078	AA27	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1079	AA3	VSS	POWER	G		Заземление ядра
1080	AA32	VSS	POWER	G		Заземление ядра
1081	AA33	VSS	POWER	G		Заземление ядра
1082	AA34	VSS	POWER	G		Заземление ядра
1083	AA37	VSS	POWER	G		Заземление ядра
1084	AA4	VSS	POWER	G		Заземление ядра
1085	AA5	VSS	POWER	G		Заземление ядра
1086	AA6	VSS	POWER	G		Заземление ядра
1087	AA7	VSS	POWER	G		Заземление ядра
1088	AB32	VSS	POWER	G		Заземление ядра
1089	AB33	VSS	POWER	G		Заземление ядра
1090	AB36	VSS	POWER	G		Заземление ядра
1091	AB39	VSS	POWER	G		Заземление ядра
1092	AC1	VSS	POWER	G		Заземление ядра
1093	AC14	VSS	POWER	G		Заземление ядра
1094	AC16	VSS	POWER	G		Заземление ядра
1095	AC17	VSS	POWER	G		Заземление ядра
1096	AC18	VSS	POWER	G		Заземление ядра
1097	AC19	VSS	POWER	G		Заземление ядра
1098	AC2	VSS	POWER	G		Заземление ядра
1099	AC20	VSS	POWER	G		Заземление ядра
1100	AC21	VSS	POWER	G		Заземление ядра
1101	AC22	VSS	POWER	G		Заземление ядра
1102	AC23	VSS	POWER	G		Заземление ядра
1103	AC24	VSS	POWER	G		Заземление ядра
1104	AC25	VSS	POWER	G		Заземление ядра
1105	AC26	VSS	POWER	G		Заземление ядра
1106	AC27	VSS	POWER	G		Заземление ядра
1107	AC3	VSS	POWER	G		Заземление ядра
1108	AC32	VSS	POWER	G		Заземление ядра
1109	AC33	VSS	POWER	G		Заземление ядра
1110	AC34	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1111	AC37	VSS	POWER	G		Заземление ядра
1112	AD1	VSS	POWER	G		Заземление ядра
1113	AD11	VSS	POWER	G		Заземление ядра
1114	AD36	VSS	POWER	G		Заземление ядра
1115	AD39	VSS	POWER	G		Заземление ядра
1116	AD4	VSS	POWER	G		Заземление ядра
1117	AD9	VSS	POWER	G		Заземление ядра
1118	AE13	VSS	POWER	G		Заземление ядра
1119	AE14	VSS	POWER	G		Заземление ядра
1120	AE15	VSS	POWER	G		Заземление ядра
1121	AE16	VSS	POWER	G		Заземление ядра
1122	AE17	VSS	POWER	G		Заземление ядра
1123	AE18	VSS	POWER	G		Заземление ядра
1124	AE19	VSS	POWER	G		Заземление ядра
1125	AE20	VSS	POWER	G		Заземление ядра
1126	AE21	VSS	POWER	G		Заземление ядра
1127	AE22	VSS	POWER	G		Заземление ядра
1128	AE23	VSS	POWER	G		Заземление ядра
1129	AE24	VSS	POWER	G		Заземление ядра
1130	AE25	VSS	POWER	G		Заземление ядра
1131	AE26	VSS	POWER	G		Заземление ядра
1132	AE27	VSS	POWER	G		Заземление ядра
1133	AE28	VSS	POWER	G		Заземление ядра
1134	AE29	VSS	POWER	G		Заземление ядра
1135	AE30	VSS	POWER	G		Заземление ядра
1136	AE31	VSS	POWER	G		Заземление ядра
1137	AE32	VSS	POWER	G		Заземление ядра
1138	AE33	VSS	POWER	G		Заземление ядра
1139	AE34	VSS	POWER	G		Заземление ядра
1140	AE37	VSS	POWER	G		Заземление ядра
1141	AE8	VSS	POWER	G		Заземление ядра
1142	AF2	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1143	AF20	VSS	POWER	G		Заземление ядра
1144	AF22	VSS	POWER	G		Заземление ядра
1145	AF23	VSS	POWER	G		Заземление ядра
1146	AF25	VSS	POWER	G		Заземление ядра
1147	AF28	VSS	POWER	G		Заземление ядра
1148	AF29	VSS	POWER	G		Заземление ядра
1149	AF3	VSS	POWER	G		Заземление ядра
1150	AF31	VSS	POWER	G		Заземление ядра
1151	AF36	VSS	POWER	G		Заземление ядра
1152	AF39	VSS	POWER	G		Заземление ядра
1153	AG1	VSS	POWER	G		Заземление ядра
1154	AG12	VSS	POWER	G		Заземление ядра
1155	AG17	VSS	POWER	G		Заземление ядра
1156	AG19	VSS	POWER	G		Заземление ядра
1157	AG20	VSS	POWER	G		Заземление ядра
1158	AG21	VSS	POWER	G		Заземление ядра
1159	AG27	VSS	POWER	G		Заземление ядра
1160	AG31	VSS	POWER	G		Заземление ядра
1161	AG32	VSS	POWER	G		Заземление ядра
1162	AG33	VSS	POWER	G		Заземление ядра
1163	AG35	VSS	POWER	G		Заземление ядра
1164	AG37	VSS	POWER	G		Заземление ядра
1165	AG38	VSS	POWER	G		Заземление ядра
1166	AG39	VSS	POWER	G		Заземление ядра
1167	AG4	VSS	POWER	G		Заземление ядра
1168	AG5	VSS	POWER	G		Заземление ядра
1169	AH10	VSS	POWER	G		Заземление ядра
1170	AH15	VSS	POWER	G		Заземление ядра
1171	AH16	VSS	POWER	G		Заземление ядра
1172	AH21	VSS	POWER	G		Заземление ядра
1173	AH24	VSS	POWER	G		Заземление ядра
1174	AH25	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1175	АН32	VSS	POWER	G		Заземление ядра
1176	АН6	VSS	POWER	G		Заземление ядра
1177	AJ14	VSS	POWER	G		Заземление ядра
1178	AJ17	VSS	POWER	G		Заземление ядра
1179	AJ2	VSS	POWER	G		Заземление ядра
1180	AJ21	VSS	POWER	G		Заземление ядра
1181	AJ23	VSS	POWER	G		Заземление ядра
1182	AJ26	VSS	POWER	G		Заземление ядра
1183	AJ27	VSS	POWER	G		Заземление ядра
1184	AJ28	VSS	POWER	G		Заземление ядра
1185	AJ3	VSS	POWER	G		Заземление ядра
1186	AJ31	VSS	POWER	G		Заземление ядра
1187	AJ33	VSS	POWER	G		Заземление ядра
1188	AJ39	VSS	POWER	G		Заземление ядра
1189	AJ9	VSS	POWER	G		Заземление ядра
1190	AK1	VSS	POWER	G		Заземление ядра
1191	AK10	VSS	POWER	G		Заземление ядра
1192	AK11	VSS	POWER	G		Заземление ядра
1193	AK12	VSS	POWER	G		Заземление ядра
1194	AK15	VSS	POWER	G		Заземление ядра
1195	AK16	VSS	POWER	G		Заземление ядра
1196	AK20	VSS	POWER	G		Заземление ядра
1197	AK23	VSS	POWER	G		Заземление ядра
1198	AK32	VSS	POWER	G		Заземление ядра
1199	AK33	VSS	POWER	G		Заземление ядра
1200	AK36	VSS	POWER	G		Заземление ядра
1201	AK4	VSS	POWER	G		Заземление ядра
1202	AK5	VSS	POWER	G		Заземление ядра
1203	AK7	VSS	POWER	G		Заземление ядра
1204	AL13	VSS	POWER	G		Заземление ядра
1205	AL14	VSS	POWER	G		Заземление ядра
1206	AL16	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1207	AL17	VSS	POWER	G		Заземление ядра
1208	AL21	VSS	POWER	G		Заземление ядра
1209	AL24	VSS	POWER	G		Заземление ядра
1210	AL26	VSS	POWER	G		Заземление ядра
1211	AL28	VSS	POWER	G		Заземление ядра
1212	AL30	VSS	POWER	G		Заземление ядра
1213	AL7	VSS	POWER	G		Заземление ядра
1214	AM11	VSS	POWER	G		Заземление ядра
1215	AM14	VSS	POWER	G		Заземление ядра
1216	AM2	VSS	POWER	G		Заземление ядра
1217	AM29	VSS	POWER	G		Заземление ядра
1218	AM3	VSS	POWER	G		Заземление ядра
1219	AM33	VSS	POWER	G		Заземление ядра
1220	AM39	VSS	POWER	G		Заземление ядра
1221	AM5	VSS	POWER	G		Заземление ядра
1222	AN1	VSS	POWER	G		Заземление ядра
1223	AN12	VSS	POWER	G		Заземление ядра
1224	AN15	VSS	POWER	G		Заземление ядра
1225	AN16	VSS	POWER	G		Заземление ядра
1226	AN18	VSS	POWER	G		Заземление ядра
1227	AN23	VSS	POWER	G		Заземление ядра
1228	AN25	VSS	POWER	G		Заземление ядра
1229	AN27	VSS	POWER	G		Заземление ядра
1230	AN33	VSS	POWER	G		Заземление ядра
1231	AN36	VSS	POWER	G		Заземление ядра
1232	AN4	VSS	POWER	G		Заземление ядра
1233	AN6	VSS	POWER	G		Заземление ядра
1234	AN9	VSS	POWER	G		Заземление ядра
1235	AP15	VSS	POWER	G		Заземление ядра
1236	AP20	VSS	POWER	G		Заземление ядра
1237	AP26	VSS	POWER	G		Заземление ядра
1238	AP28	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1239	AR10	VSS	POWER	G		Заземление ядра
1240	AR13	VSS	POWER	G		Заземление ядра
1241	AR14	VSS	POWER	G		Заземление ядра
1242	AR17	VSS	POWER	G		Заземление ядра
1243	AR18	VSS	POWER	G		Заземление ядра
1244	AR2	VSS	POWER	G		Заземление ядра
1245	AR20	VSS	POWER	G		Заземление ядра
1246	AR21	VSS	POWER	G		Заземление ядра
1247	AR23	VSS	POWER	G		Заземление ядра
1248	AR3	VSS	POWER	G		Заземление ядра
1249	AR31	VSS	POWER	G		Заземление ядра
1250	AR33	VSS	POWER	G		Заземление ядра
1251	AR5	VSS	POWER	G		Заземление ядра
1252	AT1	VSS	POWER	G		Заземление ядра
1253	AT12	VSS	POWER	G		Заземление ядра
1254	AT15	VSS	POWER	G		Заземление ядра
1255	AT20	VSS	POWER	G		Заземление ядра
1256	AT23	VSS	POWER	G		Заземление ядра
1257	AT25	VSS	POWER	G		Заземление ядра
1258	AT27	VSS	POWER	G		Заземление ядра
1259	AT28	VSS	POWER	G		Заземление ядра
1260	AT33	VSS	POWER	G		Заземление ядра
1261	AT35	VSS	POWER	G		Заземление ядра
1262	AT37	VSS	POWER	G		Заземление ядра
1263	AT39	VSS	POWER	G		Заземление ядра
1264	AT4	VSS	POWER	G		Заземление ядра
1265	AT7	VSS	POWER	G		Заземление ядра
1266	AT9	VSS	POWER	G		Заземление ядра
1267	AU11	VSS	POWER	G		Заземление ядра
1268	AU14	VSS	POWER	G		Заземление ядра
1269	AU17	VSS	POWER	G		Заземление ядра
1270	AU18	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1271	AU20	VSS	POWER	G		Заземление ядра
1272	AU22	VSS	POWER	G		Заземление ядра
1273	AU3	VSS	POWER	G		Заземление ядра
1274	AU6	VSS	POWER	G		Заземление ядра
1275	AU7	VSS	POWER	G		Заземление ядра
1276	AV1	VSS	POWER	G		Заземление ядра
1277	AV12	VSS	POWER	G		Заземление ядра
1278	AV15	VSS	POWER	G		Заземление ядра
1279	AV16	VSS	POWER	G		Заземление ядра
1280	AV19	VSS	POWER	G		Заземление ядра
1281	AV20	VSS	POWER	G		Заземление ядра
1282	AV31	VSS	POWER	G		Заземление ядра
1283	AV4	VSS	POWER	G		Заземление ядра
1284	AV9	VSS	POWER	G		Заземление ядра
1285	AW11	VSS	POWER	G		Заземление ядра
1286	AW14	VSS	POWER	G		Заземление ядра
1287	AW17	VSS	POWER	G		Заземление ядра
1288	AW20	VSS	POWER	G		Заземление ядра
1289	AW26	VSS	POWER	G		Заземление ядра
1290	AW29	VSS	POWER	G		Заземление ядра
1291	AW3	VSS	POWER	G		Заземление ядра
1292	AW35	VSS	POWER	G		Заземление ядра
1293	AW38	VSS	POWER	G		Заземление ядра
1294	AW6	VSS	POWER	G		Заземление ядра
1295	AW8	VSS	POWER	G		Заземление ядра
1296	B34	VSS	POWER	G		Заземление ядра
1297	B38	VSS	POWER	G		Заземление ядра
1298	C11	VSS	POWER	G		Заземление ядра
1299	C13	VSS	POWER	G		Заземление ядра
1300	C15	VSS	POWER	G		Заземление ядра
1301	C17	VSS	POWER	G		Заземление ядра
1302	C19	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1303	C23	VSS	POWER	G		Заземление ядра
1304	C25	VSS	POWER	G		Заземление ядра
1305	C27	VSS	POWER	G		Заземление ядра
1306	C29	VSS	POWER	G		Заземление ядра
1307	C31	VSS	POWER	G		Заземление ядра
1308	C36	VSS	POWER	G		Заземление ядра
1309	C9	VSS	POWER	G		Заземление ядра
1310	D12	VSS	POWER	G		Заземление ядра
1311	D14	VSS	POWER	G		Заземление ядра
1312	D16	VSS	POWER	G		Заземление ядра
1313	D18	VSS	POWER	G		Заземление ядра
1314	D22	VSS	POWER	G		Заземление ядра
1315	D27	VSS	POWER	G		Заземление ядра
1316	D28	VSS	POWER	G		Заземление ядра
1317	D30	VSS	POWER	G		Заземление ядра
1318	D38	VSS	POWER	G		Заземление ядра
1319	D8	VSS	POWER	G		Заземление ядра
1320	E20	VSS	POWER	G		Заземление ядра
1321	E21	VSS	POWER	G		Заземление ядра
1322	E24	VSS	POWER	G		Заземление ядра
1323	E29	VSS	POWER	G		Заземление ядра
1324	E32	VSS	POWER	G		Заземление ядра
1325	E36	VSS	POWER	G		Заземление ядра
1326	F15	VSS	POWER	G		Заземление ядра
1327	F17	VSS	POWER	G		Заземление ядра
1328	F23	VSS	POWER	G		Заземление ядра
1329	F26	VSS	POWER	G		Заземление ядра
1330	F31	VSS	POWER	G		Заземление ядра
1331	F34	VSS	POWER	G		Заземление ядра
1332	F38	VSS	POWER	G		Заземление ядра
1333	F4	VSS	POWER	G		Заземление ядра
1334	F5	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1335	F6	VSS	POWER	G		Заземление ядра
1336	F7	VSS	POWER	G		Заземление ядра
1337	F8	VSS	POWER	G		Заземление ядра
1338	G14	VSS	POWER	G		Заземление ядра
1339	G16	VSS	POWER	G		Заземление ядра
1340	G18	VSS	POWER	G		Заземление ядра
1341	G22	VSS	POWER	G		Заземление ядра
1342	G3	VSS	POWER	G		Заземление ядра
1343	G30	VSS	POWER	G		Заземление ядра
1344	G34	VSS	POWER	G		Заземление ядра
1345	H21	VSS	POWER	G		Заземление ядра
1346	H27	VSS	POWER	G		Заземление ядра
1347	H31	VSS	POWER	G		Заземление ядра
1348	H4	VSS	POWER	G		Заземление ядра
1349	H7	VSS	POWER	G		Заземление ядра
1350	H8	VSS	POWER	G		Заземление ядра
1351	J1	VSS	POWER	G		Заземление ядра
1352	J2	VSS	POWER	G		Заземление ядра
1353	J25	VSS	POWER	G		Заземление ядра
1354	J28	VSS	POWER	G		Заземление ядра
1355	J29	VSS	POWER	G		Заземление ядра
1356	J30	VSS	POWER	G		Заземление ядра
1357	J31	VSS	POWER	G		Заземление ядра
1358	J32	VSS	POWER	G		Заземление ядра
1359	K29	VSS	POWER	G		Заземление ядра
1360	K33	VSS	POWER	G		Заземление ядра
1361	K37	VSS	POWER	G		Заземление ядра
1362	K4	VSS	POWER	G		Заземление ядра
1363	K5	VSS	POWER	G		Заземление ядра
1364	K6	VSS	POWER	G		Заземление ядра
1365	L20	VSS	POWER	G		Заземление ядра
1366	L21	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1367	L22	VSS	POWER	G		Заземление ядра
1368	L25	VSS	POWER	G		Заземление ядра
1369	L26	VSS	POWER	G		Заземление ядра
1370	L27	VSS	POWER	G		Заземление ядра
1371	L28	VSS	POWER	G		Заземление ядра
1372	L29	VSS	POWER	G		Заземление ядра
1373	L3	VSS	POWER	G		Заземление ядра
1374	L35	VSS	POWER	G		Заземление ядра
1375	L39	VSS	POWER	G		Заземление ядра
1376	M10	VSS	POWER	G		Заземление ядра
1377	M14	VSS	POWER	G		Заземление ядра
1378	M15	VSS	POWER	G		Заземление ядра
1379	M18	VSS	POWER	G		Заземление ядра
1380	M24	VSS	POWER	G		Заземление ядра
1381	M36	VSS	POWER	G		Заземление ядра
1382	M4	VSS	POWER	G		Заземление ядра
1383	M7	VSS	POWER	G		Заземление ядра
1384	N1	VSS	POWER	G		Заземление ядра
1385	N11	VSS	POWER	G		Заземление ядра
1386	N2	VSS	POWER	G		Заземление ядра
1387	N28	VSS	POWER	G		Заземление ядра
1388	N35	VSS	POWER	G		Заземление ядра
1389	N9	VSS	POWER	G		Заземление ядра
1390	P12	VSS	POWER	G		Заземление ядра
1391	P25	VSS	POWER	G		Заземление ядра
1392	P26	VSS	POWER	G		Заземление ядра
1393	P27	VSS	POWER	G		Заземление ядра
1394	P28	VSS	POWER	G		Заземление ядра
1395	P29	VSS	POWER	G		Заземление ядра
1396	P30	VSS	POWER	G		Заземление ядра
1397	P35	VSS	POWER	G		Заземление ядра
1398	P39	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1399	P4	VSS	POWER	G		Заземление ядра
1400	P5	VSS	POWER	G		Заземление ядра
1401	P7	VSS	POWER	G		Заземление ядра
1402	R10	VSS	POWER	G		Заземление ядра
1403	R13	VSS	POWER	G		Заземление ядра
1404	R17	VSS	POWER	G		Заземление ядра
1405	R23	VSS	POWER	G		Заземление ядра
1406	R24	VSS	POWER	G		Заземление ядра
1407	R25	VSS	POWER	G		Заземление ядра
1408	R26	VSS	POWER	G		Заземление ядра
1409	R27	VSS	POWER	G		Заземление ядра
1410	R37	VSS	POWER	G		Заземление ядра
1411	R4	VSS	POWER	G		Заземление ядра
1412	T11	VSS	POWER	G		Заземление ядра
1413	T31	VSS	POWER	G		Заземление ядра
1414	T36	VSS	POWER	G		Заземление ядра
1415	T39	VSS	POWER	G		Заземление ядра
1416	T8	VSS	POWER	G		Заземление ядра
1417	U14	VSS	POWER	G		Заземление ядра
1418	U15	VSS	POWER	G		Заземление ядра
1419	U16	VSS	POWER	G		Заземление ядра
1420	U17	VSS	POWER	G		Заземление ядра
1421	U18	VSS	POWER	G		Заземление ядра
1422	U19	VSS	POWER	G		Заземление ядра
1423	U20	VSS	POWER	G		Заземление ядра
1424	U21	VSS	POWER	G		Заземление ядра
1425	U22	VSS	POWER	G		Заземление ядра
1426	U23	VSS	POWER	G		Заземление ядра
1427	U24	VSS	POWER	G		Заземление ядра
1428	U25	VSS	POWER	G		Заземление ядра
1429	U26	VSS	POWER	G		Заземление ядра
1430	U27	VSS	POWER	G		Заземление ядра

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1431	U3	VSS	POWER	G		Заземление ядра
1432	U32	VSS	POWER	G		Заземление ядра
1433	U33	VSS	POWER	G		Заземление ядра
1434	U34	VSS	POWER	G		Заземление ядра
1435	U37	VSS	POWER	G		Заземление ядра
1436	U4	VSS	POWER	G		Заземление ядра
1437	U6	VSS	POWER	G		Заземление ядра
1438	V36	VSS	POWER	G		Заземление PCIe x4 0
1439	V39	VSS	POWER	G		Заземление PCIe x4 0
1440	W1	VSS	POWER	G		Заземление PCIe x4 0
1441	W11	VSS	POWER	G		Заземление PCIe x4 1
1442	W13	VSS	POWER	G		Заземление PCIe x4 1
1443	W14	VSS	POWER	G		Заземление PCIe x4 1
1444	W15	VSS	POWER	G		Заземление PCIe x8
1445	W16	VSS	POWER	G		Заземление PCIe x8
1446	W17	VSS	POWER	G		Заземление PCIe x8
1447	W18	VSS	POWER	G		Заземление PCIe x8
1448	W19	VSS	POWER	G		Заземление PCIe x8
1449	W2	VSS	POWER	G		Заземление PCIe x8
1450	W20	VSS	POWER	G		Заземление SATA (заземление PHY)
1451	W21	VSS	POWER	G		Заземление USB 2.0
1452	W22	VSS	POWER	G		Заземление USB 2.0
1453	W23	VSS	POWER	G		Заземление USB 2.1
1454	W24	VSS	POWER	G		Заземление USB 2.2
1455	W25	VSS	POWER	G		Заземление USB 2.3
1456	W26	VSS	POWER	G		Заземление USB 3.0
1457	W27	VSS	POWER	G		Заземление USB 3.1
1458	W3	VSS	POWER	G		Заземление USB 3.0
1459	W33	VSS	POWER	G		Заземление USB 3.1
1460	W34	VSS	POWER	G		Заземление XGbE 0
1461	W37	VSS	POWER	G		Заземление XGbE 0
1462	W7	VSS	POWER	G		Заземление XGbE 0

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1463	Y36	VSS	POWER	G		Заземление XGbE 1
1464	Y39	VSS	POWER	G		Заземление XGbE 1
1465	Y9	VSS	POWER	G		Заземление XGbE 1
1466	M28	VSS_PVT	POWER	G		Заземление датчика PVT
1467	A4	VSSIO	POWER	G		Заземление группы IO
1468	AA28	VSSIO	POWER	G		Заземление группы IO
1469	AA29	VSSIO	POWER	G		Заземление группы IO
1470	AA30	VSSIO	POWER	G		Заземление группы IO
1471	AA31	VSSIO	POWER	G		Заземление группы IO
1472	AC15	VSSIO	POWER	G		Заземление группы IO
1473	AC28	VSSIO	POWER	G		Заземление группы IO
1474	AC29	VSSIO	POWER	G		Заземление группы IO
1475	AC30	VSSIO	POWER	G		Заземление группы IO
1476	AC31	VSSIO	POWER	G		Заземление группы IO
1477	AD10	VSSIO	POWER	G		Заземление группы IO
1478	AD12	VSSIO	POWER	G		Заземление группы IO
1479	AE7	VSSIO	POWER	G		Заземление группы IO
1480	AF8	VSSIO	POWER	G		Заземление группы IO
1481	AG9	VSSIO	POWER	G		Заземление группы IO
1482	B4	VSSIO	POWER	G		Заземление группы IO
1483	D1	VSSIO	POWER	G		Заземление группы IO
1484	D3	VSSIO	POWER	G		Заземление группы IO
1485	H35	VSSIO	POWER	G		Заземление группы IO
1486	J33	VSSIO	POWER	G		Заземление группы IO
1487	J37	VSSIO	POWER	G		Заземление группы IO
1488	L30	VSSIO	POWER	G		Заземление группы IO
1489	M32	VSSIO	POWER	G		Заземление группы IO
1490	N29	VSSIO	POWER	G		Заземление группы IO

Таблица 5-1 Список контактов (продолжение)

№	Обозначение	Имя контакта	Группа	Тип	Питание	Описание
1491	P15	VSSIO	POWER	G		Заземление группы IO
1492	P31	VSSIO	POWER	G		Заземление группы IO
1493	R18	VSSIO	POWER	G		Заземление группы IO
1494	R19	VSSIO	POWER	G		Заземление группы IO
1495	R20	VSSIO	POWER	G		Заземление группы IO
1496	R21	VSSIO	POWER	G		Заземление группы IO
1497	R32	VSSIO	POWER	G		Заземление группы IO
1498	U28	VSSIO	POWER	G		Заземление группы IO
1499	U29	VSSIO	POWER	G		Заземление группы IO
1500	U30	VSSIO	POWER	G		Заземление группы IO
1501	U31	VSSIO	POWER	G		Заземление группы IO
1502	W28	VSSIO	POWER	G		Заземление группы IO
1503	W29	VSSIO	POWER	G		Заземление группы IO
1504	W30	VSSIO	POWER	G		Заземление группы IO
1505	P17	VSSPLL_0	POWER	G		Заземление PLL
1506	W32	VSSPLL_1	POWER	G		Заземление PLL
1507	AF33	VSSPLL_2	POWER	G		Заземление PLL
1508	AP18	VSSPLL_3	POWER	G		Заземление PLL
1509	K14	VSSPLL_HDMI	POWER	G		Заземление HDMI PLL
1510	C32		N/C	NC		Резервный контакт
1511	D32		N/C	NC		Резервный контакт
1512	A34		N/C	NC		Резервный контакт
1513	B33		N/C	NC		Резервный контакт
1514	A33		N/C	NC		Резервный контакт
1515	B32		N/C	NC		Резервный контакт
1516	D33		N/C	NC		Резервный контакт
1517	AJ12		N/C	NC		Резервный контакт
1518	AH11		N/C	NC		Резервный контакт
1519	AH12		N/C	NC		Резервный контакт

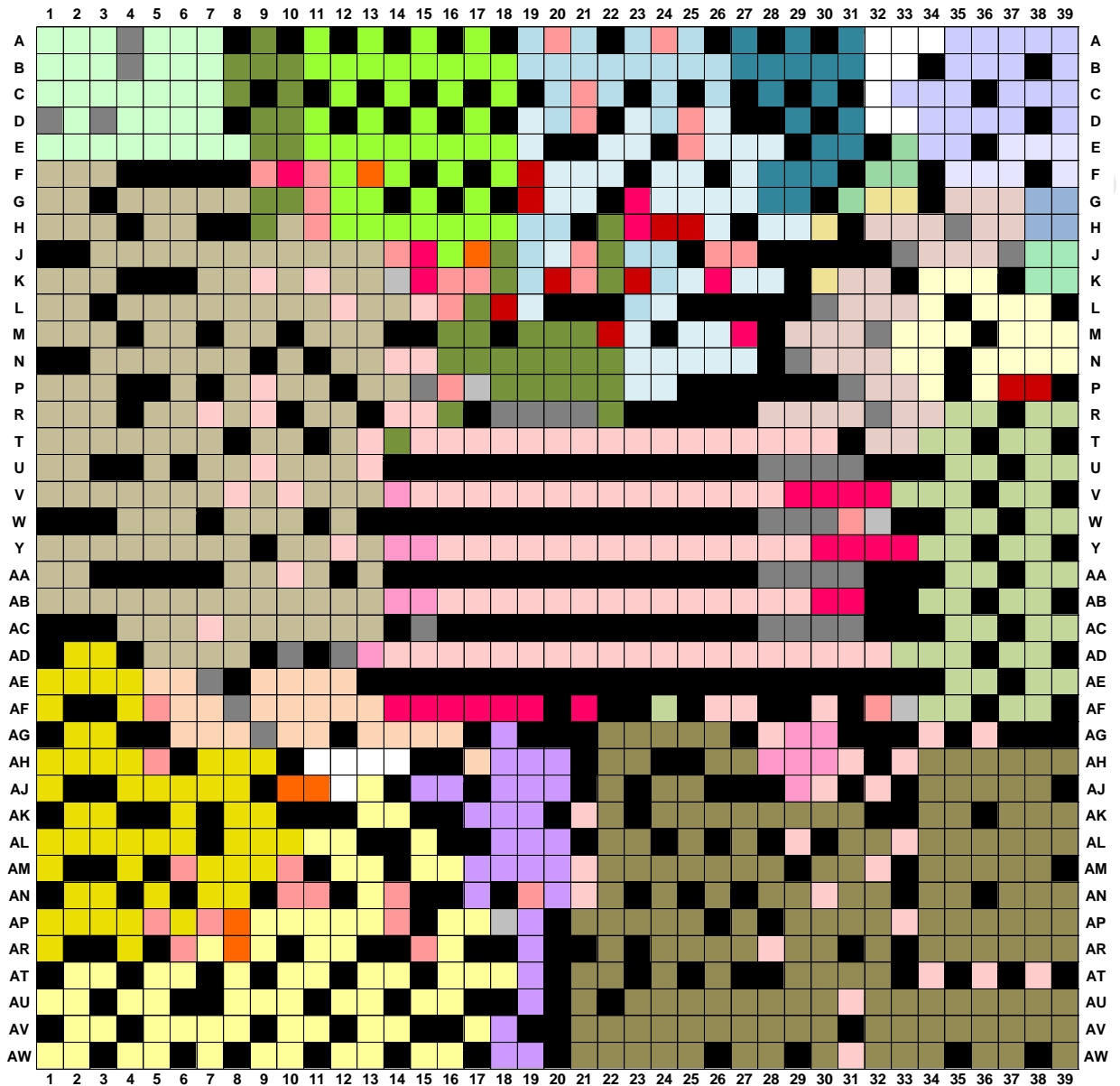
Таблица 5-1 Список контактов (продолжение)

№	Обо- значе- ние	Имя контакта	Группа	Тип	Питание	Описание
1520	АН14		N/C	NC		Резервный контакт
1521	АН13		N/C	NC		Резервный контакт

Предварительное краткое описание

5.2 Карта контактов корпуса

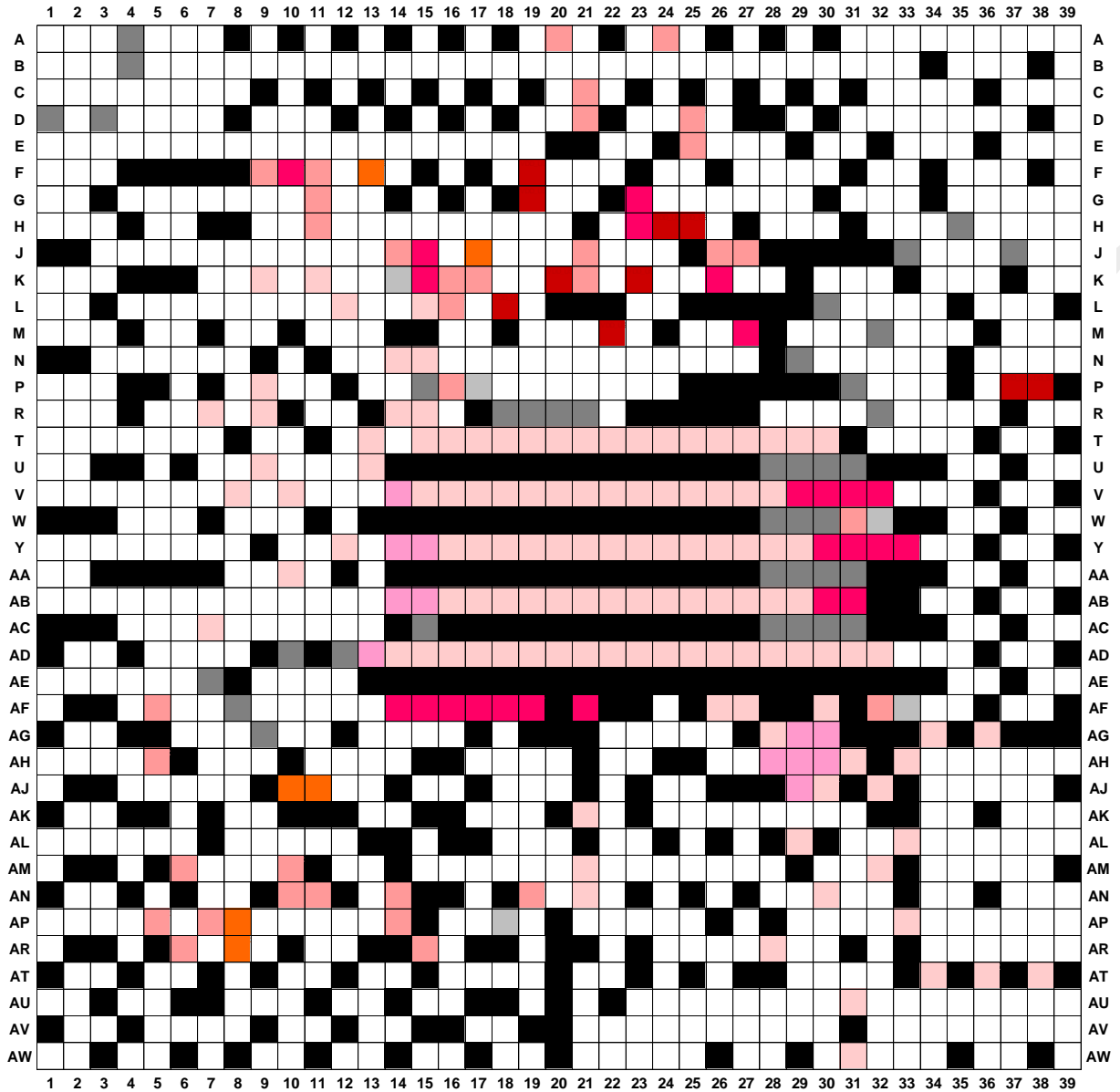
На рисунках, приведённых в данном разделе, расположение контактов соответствует виду со стороны верхней части корпуса.



Питание и земля		Память		Низкоскоростные интерфейсы	
	VDD		DDR0		GPIO*32
	VDD 0.9V, 0.95V		DDR1		UART_1, UART_2
	VDD 1.5V	Высокоскоростные интерфейсы			SPI
	VDD 1.8V				PCIe x8
	VDD 3.3V				PCIe x4_0, PCIe x4_1
	VDD DDR PLL				USB 3.0/2.0
	VSS				USB 2.0
	VSSIO				SATA_0, SATA_1
	VSSPLL				XGMAC0, XGMAC1
Управление системой и средства отладки			GMAC0, GMAC1		I2C_1, I2C_2
			System Control		SMBus_1, SMBus_2
	System Debug		eMMC/SD	Аудио и видео каналы	
					LVDS
					HDMI
					I2S

Рис. 5-1 Карта контактов

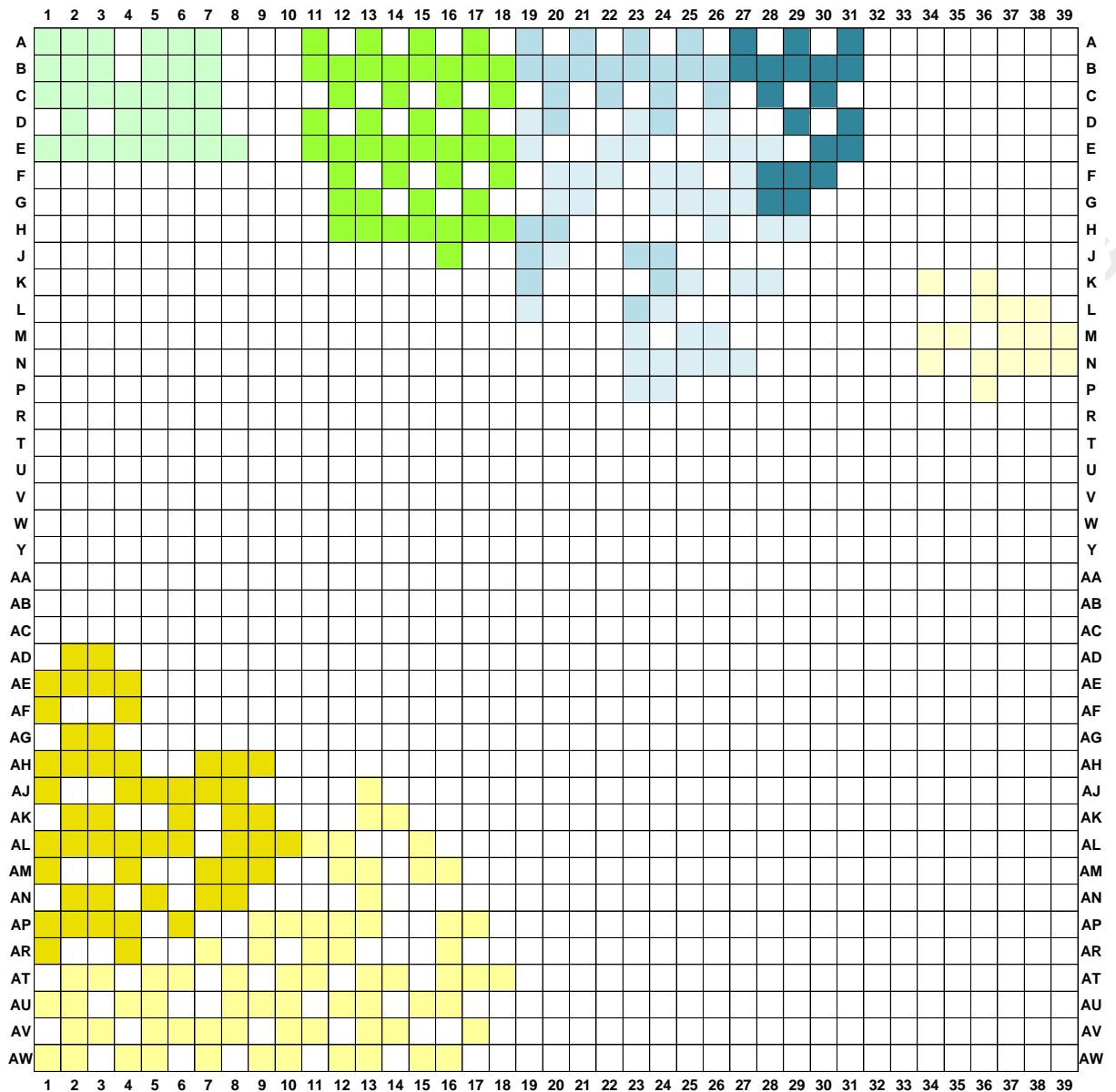
5.2.1 Питание и земля



	VDD
	VDD 0.9V, 0.95V
	VDD 1.5V
	VDD 1.8V
	VDD 3.3V
	VDD DDR PLL
	VSS
	VSSIO
	VSSPLL

Рис. 5-2 Размещение контактов питания и земли

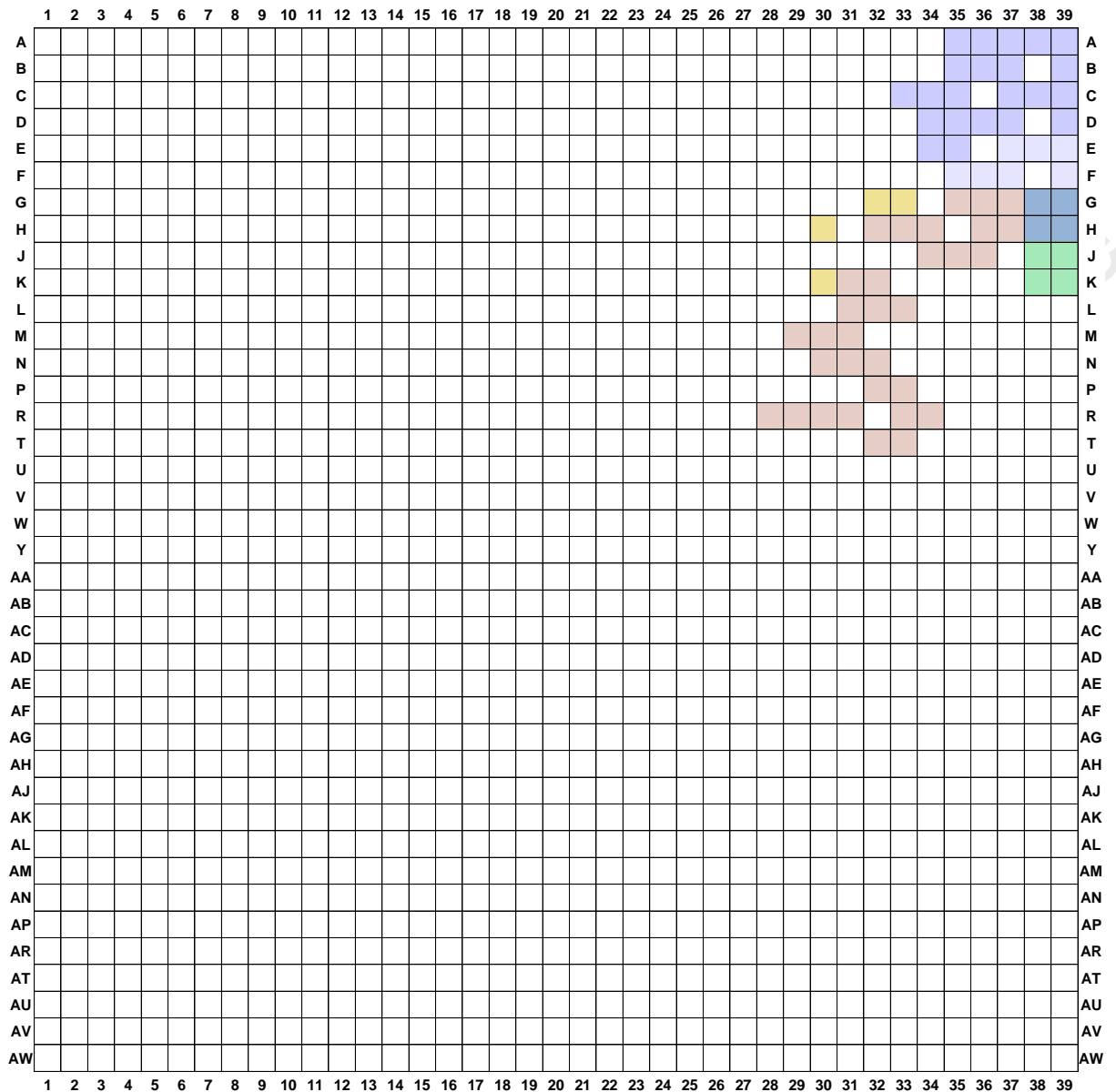
5.2.2 Высокоскоростные интерфейсы



	PCIE x8
	PCIE x4_0, PCIE x4_1
	USB 3.0/2.0
	USB 2.0
	SATA_0, SATA_1
	XGMAC0, XGMAC1
	GMAC0, GMAC1
	eMMC/SD

Рис. 5-3 Размещение контактов высокоскоростных каналов

5.2.3 Низкоскоростные интерфейсы



	GPIO*32
	UART_1, UART_2
	SPI
	eSPI
	I2C_1, I2C_2
	SMBus_1, SMBus_2

Рис. 5-4 Размещение контактов низкоскоростных интерфейсов

5.2.4 Контакты памяти

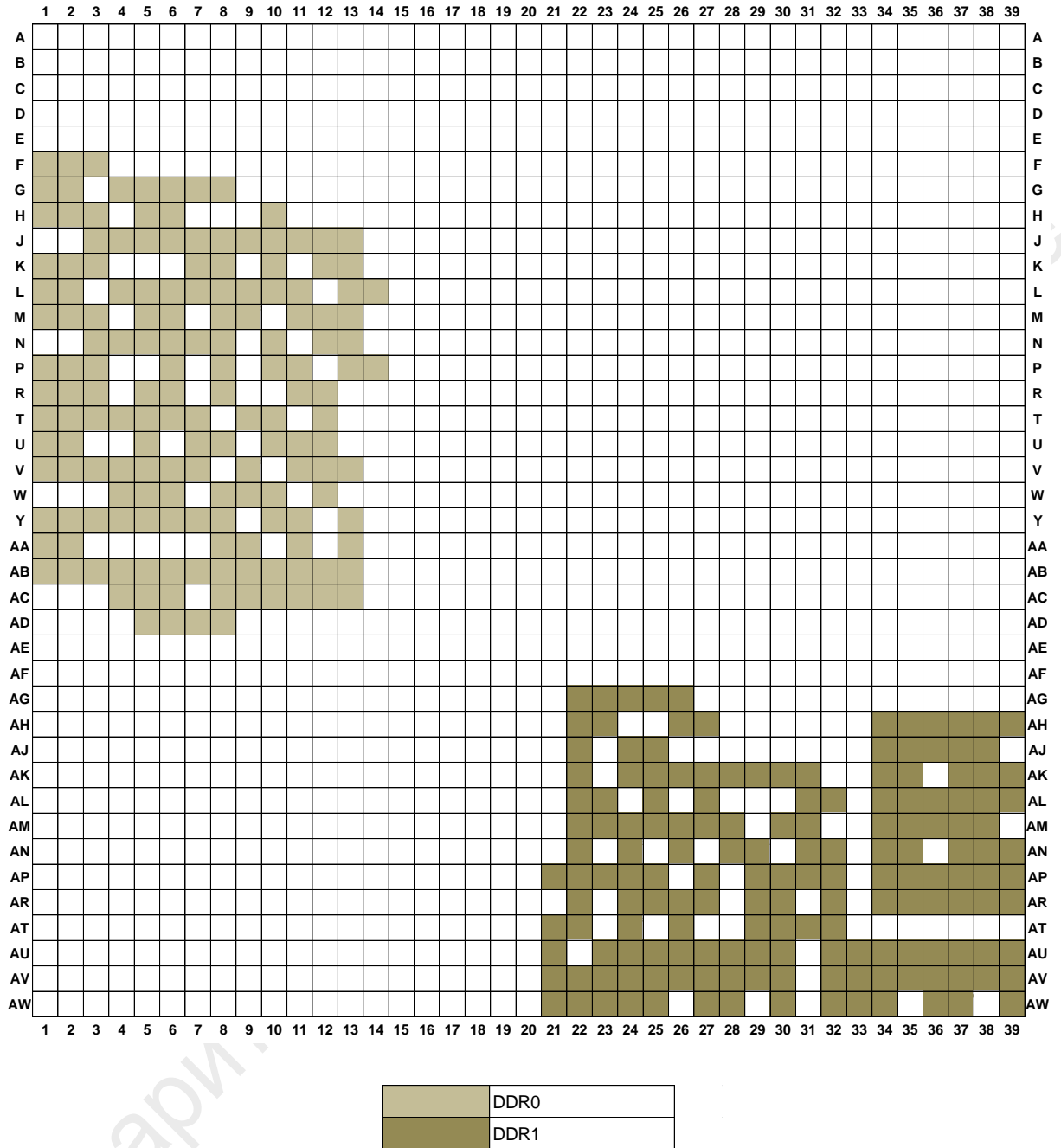


Рис. 5-5 Размещение контактов памяти

5.2.5 Аудио и видео каналы

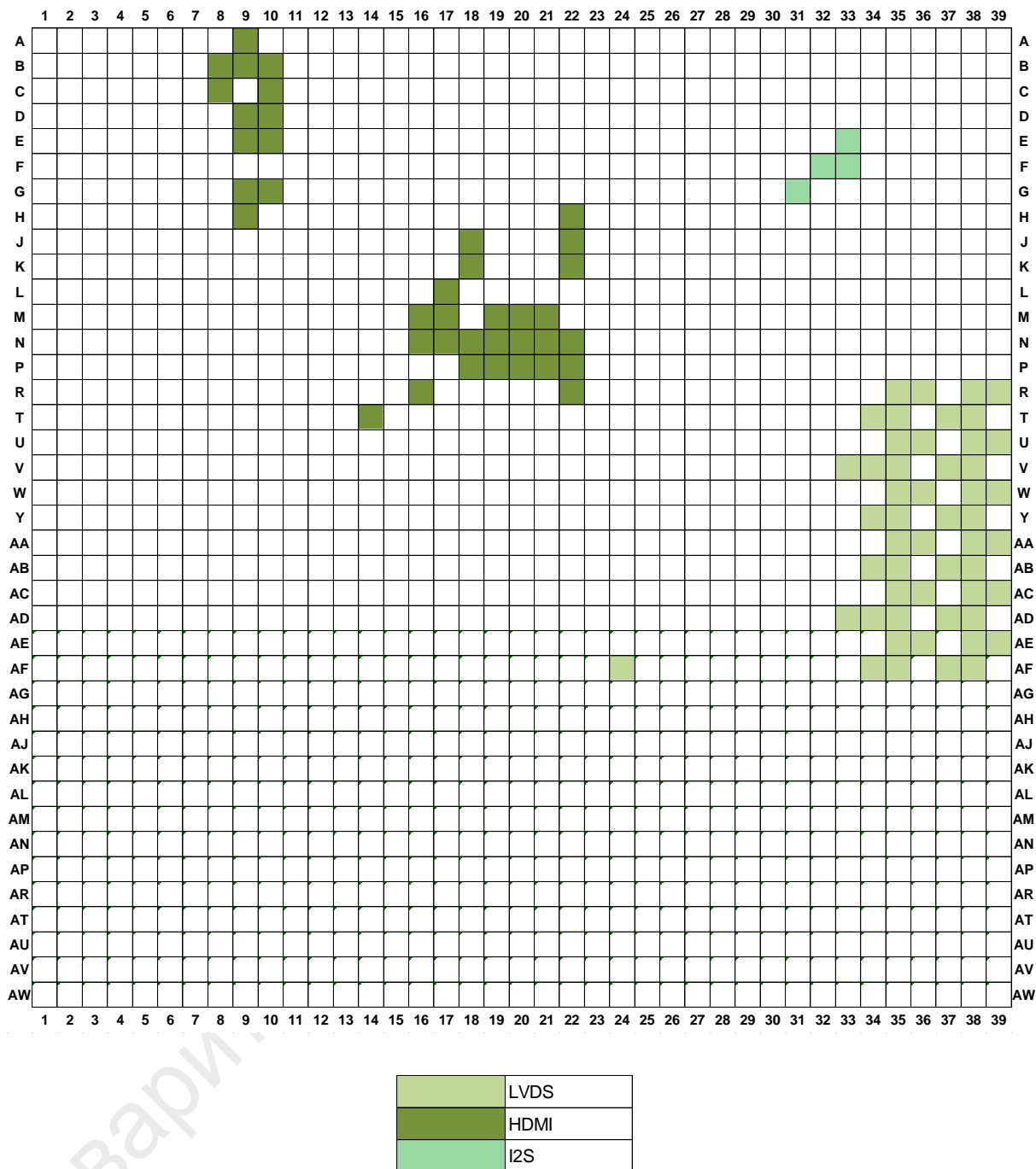


Рис. 5-6 Размещение контактов аудио и видео каналов

6 Корпус микропроцессора

6.1 Корпус FCBGA-1521

СНК поставляется в корпусе FCBGA-1521. Основные параметры корпуса показаны на следующих рисунках и в таблице.

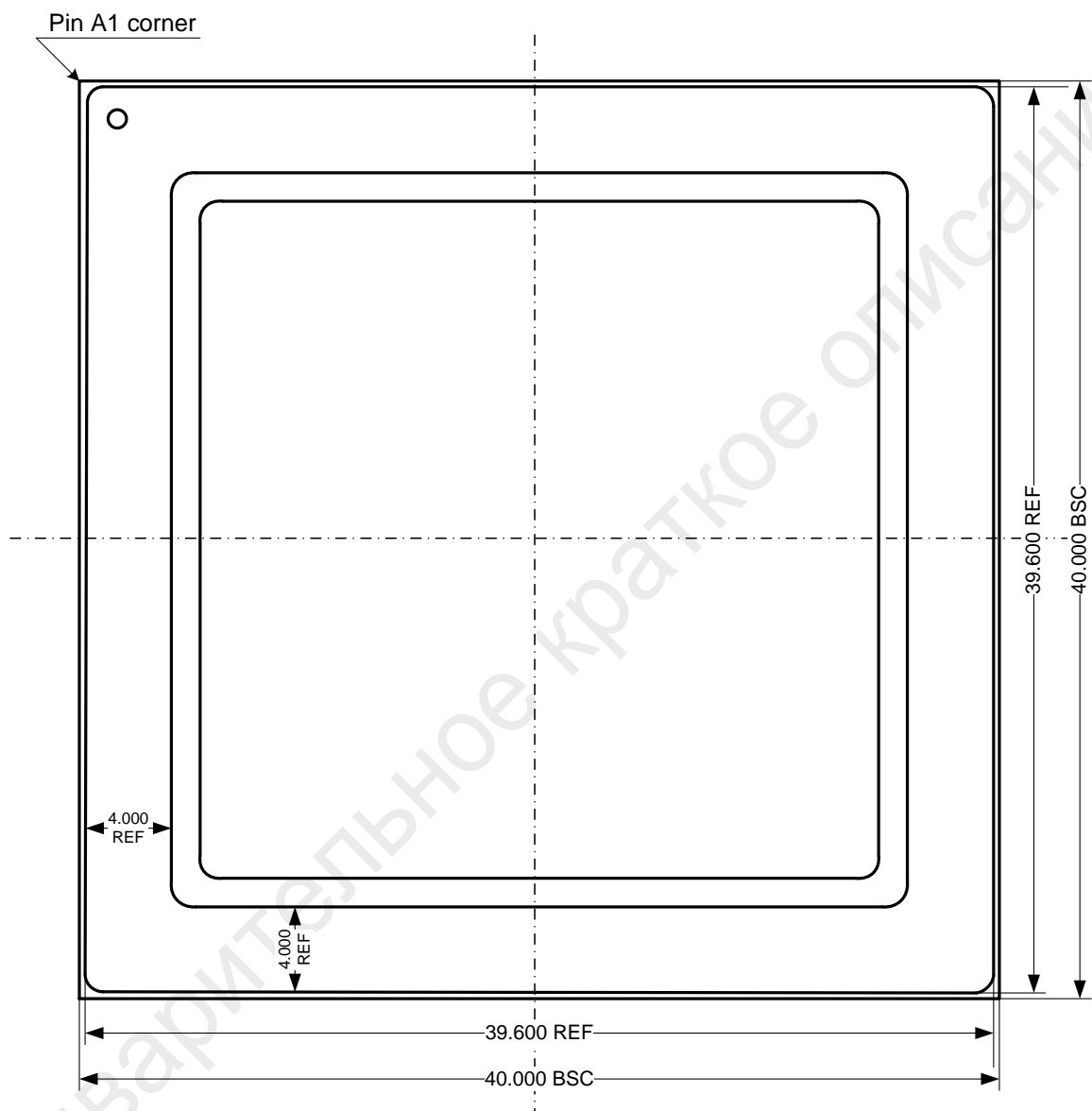


Рис. 6-1 Корпус микросхемы. Вид сверху

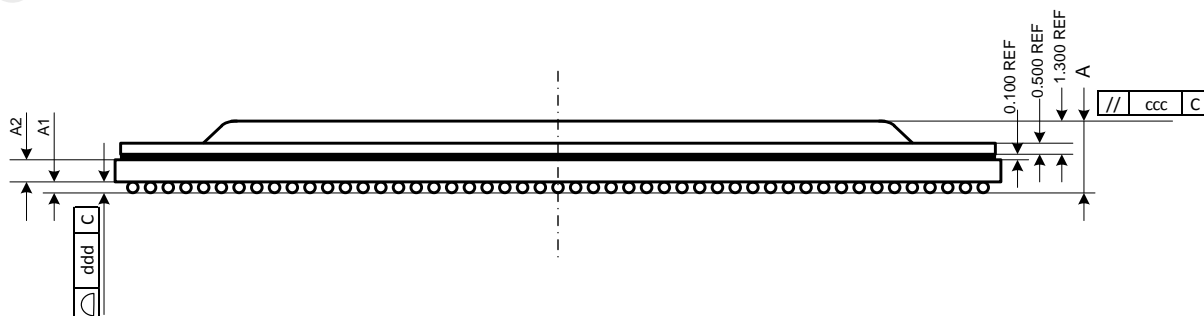


Рис. 6-2 Корпус микросхемы. Вид сбоку

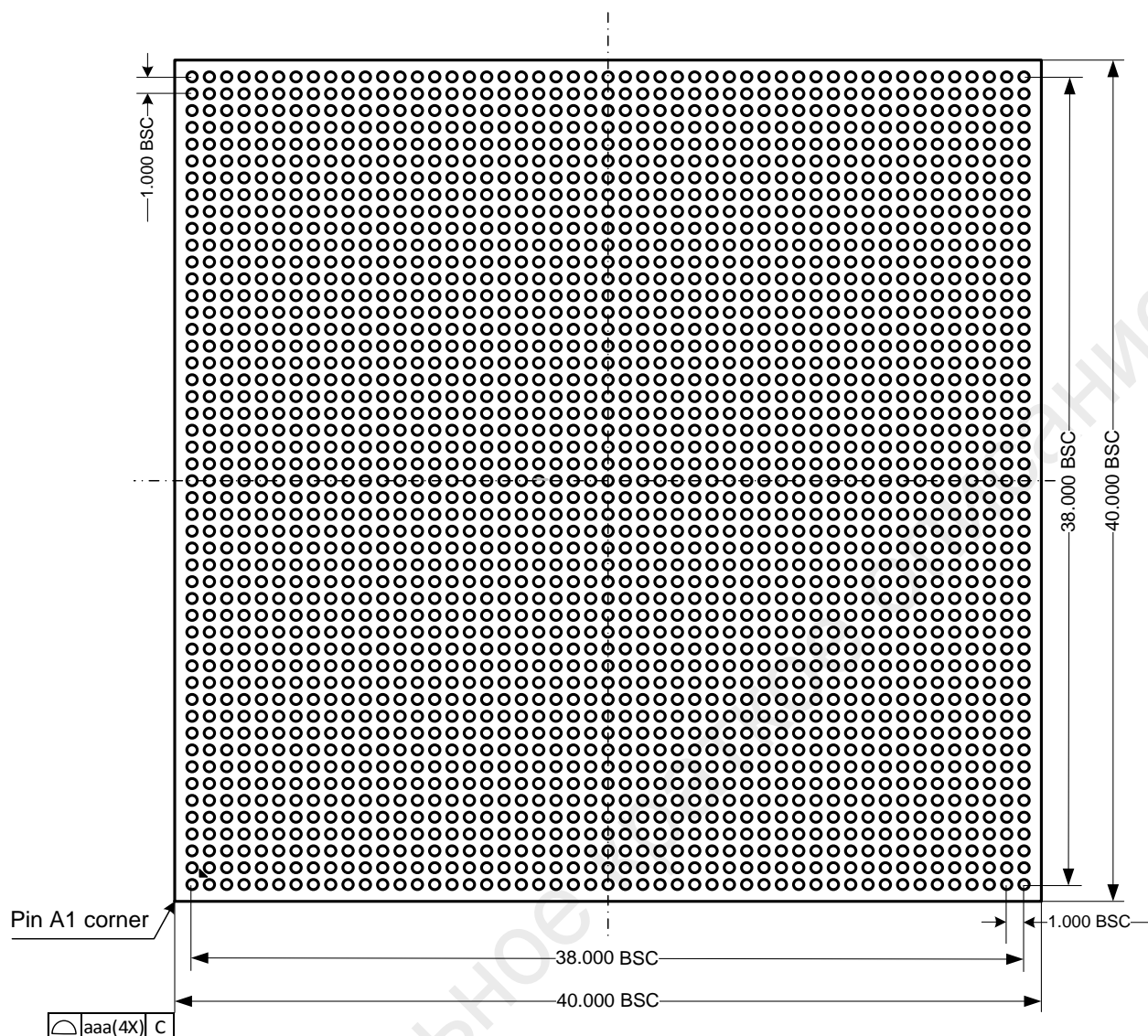


Рис. 6-3 Корпус микросхемы. Вид снизу

В следующей таблице приведены основные параметры корпуса.

Таблица 6-1 Параметры корпуса

Размер	Обозначение	Значение		
		Мин.	Ном.	Макс.
Общая толщина	A	2.676	2.976	3.176
Высота шариков припоя	A1	0.400	-	0.600
Толщина подложки	A2	1.026 для спр.		
Габаритный размер корпуса		40.000		
		40.000		
Диаметр шариков припоя		0.600		
Шаг размещения контактов		1.000		
Число контактов		39 x 39 = 1521		

Таблица 6-1 Параметры корпуса (продолжение)

Размер	Обозначение	Значение
Расстояние между центрами крайних контактов		38.000
Допуск размера по ребру корпуса	aaa	0.200
Допуск параллельности крышки корпуса	ccc	0.350
Допуск отклонения от плоскости нижней части контактов	ddd	0.200

6.2 Пайка микросхемы на плату

Микросхема монтируется на печатную плату в соответствии с профилем пайки, рекомендованным для корпусов с контактами из безсвинцового припоя. Соответствующие температуры и режимы показаны на следующем рисунке и в таблице.

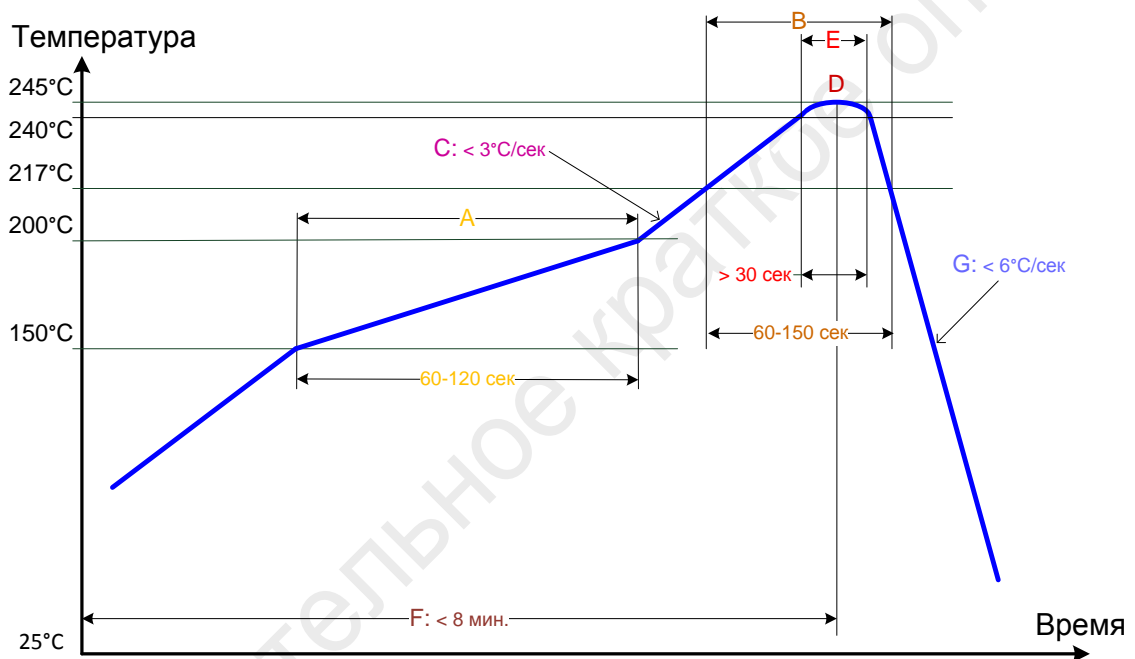


Рис. 6-4 Температурный профиль пайки

Таблица 6-2 Режимы стадий процесса пайки

Стадия процесса		Температура	Длительность
A	Предварительный нагрев	150-200°C	60-120 сек.
B	Стадия плавления	>217°C	60-150 сек.
C	Скорость нагревания	Не более 3°C/сек.	
D	Пиковая температура	245°C	
E	Стадия пайки	>240°C	Не менее 30 сек.
F	Время нагревания от комнатной до пиковой температуры		Не более 8 мин.
G	Скорость охлаждения	Не более 6°C/сек.	

Все температуры относятся к поверхности теплоотводящей крышки корпуса.

7 Информация для заказа

BE-M1000 – это действующее обозначение изделия. Назначение каждого из полей указано в таблице.

Таблица 7-1 Информация для заказа

BE	-	M	1	0	0	0
Baikal Electronics	Разделитель	Серия	Поколение	Модификация	Резерв	Исполнение

BE-M1000 является первым продуктом в продуктовой линейке BE-M.

Для заказа BE-M1000 обращайтесь в компанию Baikal Electronics. Контактная информация указана на следующей странице.

Контактная информация

Баикал Электроникс: <https://www.baikalelectronics.com/>

Офис: <https://www.baikalelectronics.com/contacts/>

Эл. почта: info@baikalelectronics.ru

Тел.: [+7 495 221-39-47](tel:+74952213947)

Предварительное краткое описание

История изменений

Версия	Дата	Основные изменения
0.65	02.07.2019	Начальная версия
0.70	01.11.2019	В разделе 4 Порядок включения/выключения микропроцессора откорректирован порядок подачи питания. Также раздел дополнен информацией о последовательности подключения питания
0.73	25.12.2019	В раздел 4 Порядок включения/выключения микропроцессора добавлена информация о порядке выключения микропроцессора. В разделе 5 Описание внешних контактов откорректирована информация о контактах AM19 и AL18. Изменены обозначения следующих контактов: DDR0_DQ[18], DDR0_DQ[19], DDR0_DQ[20], DDR0_DQ[21], DDR0_DQ[26], DDR0_DQ[27], DDR0_DQ[28], DDR0_DQ[29], DDR0_DQ[41], DDR0_DQ[44], DDR0_DQ[48], DDR0_DQ[51], DDR0_DQ[52], DDR0_DQ[53], DDR0_DQ[56], DDR0_DQ[63]
0.74	04.03.2020	Раздел 2.4 Модуль управления системой дополнен информацией о недоступности выделенных интерфейсов контроллера загрузки для ядер Cortex-A57
0.81	18.05.2020	Правки в оформлении документа